

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-260264

(43)Date of publication of application : 08.10.1993

(51)Int.Cl.

H04N 1/04

G06F 15/62

G06F 15/66

(21)Application number : 04-053417

(71)Applicant : SHARP CORP

(22)Date of filing : 12.03.1992

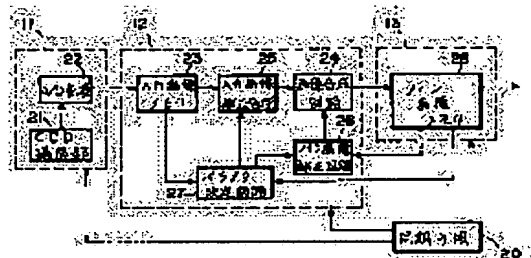
(72)Inventor : IWASAKI KEISUKE
TAKAHAMA KENGO

(54) IMAGE PROCESSOR

(57)Abstract:

PURPOSE: To provide an image processor which can acquire the highly accurate and wide-range images from plural images of small numbers of picture elements, can input the multilevel images of the image resolution higher than an image pickup element with no contact by means of a single normal image pickup element, can photograph the panoramic multilevel images with no special nor strict limitation given for the scanning of the image pickup element in an input mode, and can display the images of high image resolution with input of the images of low image resolution.

CONSTITUTION: The image inputted from an image input means 11 is compared with the image stored in an image storing means 13 by a parameter deciding circuit 27 for calculation of a correction parameter. Thus the input image and the stored image are corrected in the different correcting ways and then synthesized together. This processing is sequentially applied to the input images which are continuous to each other in terms of time. Thus, the images having the image resolution higher than the input images 23 are generated in the means 13.



LEGAL STATUS

[Date of request for examination] 12.01.1996

[Date of sending the examiner's decision of rejection] 27.04.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2989364

[Date of registration] 08.10.1999

[Number of appeal against examiner's decision] 11-08939

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5 - 2 6 0 2 6 4

(43) 公開日 平成 5 年 (1993) 10 月 8 日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H04N 1/04	103	Z 7251-5C		
G06F 15/62		8125-5L		
15/66	470	J 8420-5L		

審査請求 未請求 請求項の数 8 (全 31 頁)

(21) 出願番号 特願平 4 - 5 3 4 1 7

(22) 出願日 平成 4 年 (1992) 3 月 1 2 日

(71) 出願人 0 0 0 0 0 5 0 4 9

シャープ株式会社

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

(72) 発明者 岩崎 圭介

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

シャープ株式会社内

(72) 発明者 高濱 健吾

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

シャープ株式会社内

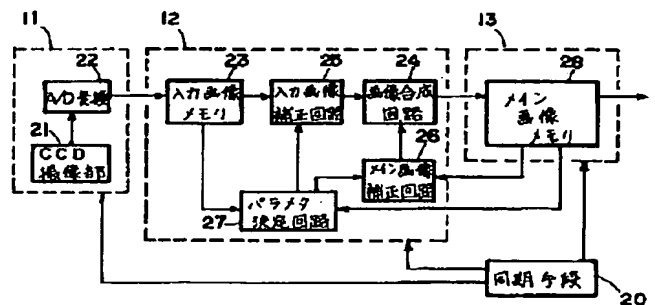
(74) 代理人 弁理士 梅田 勝

(54) 【発明の名称】 画像処理装置

(57) 【要約】

【目的】 画素数の少ない複数の画像から、高精細・広範囲の画像を得る画像処理装置を提供すること及び、通常の撮像素子 1 個を用い非接触に撮像素子の解像度以上の多値画像を入力でき、入力時の撮像素子の走査に特殊かつ厳密な制限のないパノラマ多値画像の撮影が行える画像処理装置および、低解像度画像を入力し高解像度画像を表示する画像処理装置を提供する。

【構成】 画像入力手段 11 から入力した画像と、画像蓄積手段 13 内の画像をパラメタ決定回路 27 で比較することにより補正のパラメタを算出し、入力された画像と以前に蓄積されている画像をそれぞれ別の補正方法により補正した後、合成する。該処理を、時間的に連続した入力画像に対し逐次行うことで画像蓄積手段内 13 に入力画像 23 よりも高解像度の画像が生成される。



【特許請求の範囲】

【請求項 1】 画像情報を蓄積する画像蓄積手段と、
画像を入力するための画像入力手段と、
前記画像蓄積手段に蓄積された画像と前記画像入力手段
から入力された画像の合成処理を行う画像合成手段と、
前記画像蓄積手段に蓄積された画像と前記画像入力手段
から入力された画像を比較する画像比較手段とを備え、
前記画像合成手段は、前記画像比較手段によって得られ
た 2 種の画像の差異に基づいて画像合成を行うことを特
徴とする画像処理装置。

【請求項 2】 前記合成処理が、前記入力手段から入力
された画像、または、前記画像蓄積手段に蓄積されてい
る画像をアフィン変換するとともに、
画像蓄積手段に蓄積されている画像、または、入力手段
から入力された画像を平行移動し、
両画像を重み付き平均により加算することを特徴とする
請求項 1 記載の画像処理装置。

【請求項 3】 前記画像比較手段が、画像を比較するこ
とにより、アフィン変換および平行移動のパラメータを
検出することを特徴とする請求項 2 記載の画像処理装
置。

【請求項 4】 前記画像比較手段が、予め設定された座
標値を有する複数の代表点における動きベクトルから、
アフィン変換および平行移動のパラメータを検出するこ
とを特徴とする請求項 3 記載の画像処理装置。

【請求項 5】 前記画像比較手段が、入力画像における
画素データの統計量に応じて代表点の座標を決定するこ
とを特徴とする請求項 4 記載の画像処理装置。

【請求項 6】 前記画像入力手段がジャイロ装置を有す
ることを特徴とする請求項 1 記載の画像処理装置。

【請求項 7】 前記画像入力手段が振動子を有すること
を特徴とする請求項 1 記載の画像処理装置。

【請求項 8】 前記画像比較手段が、比較対象となる画
像を縮小した後に比較することを特徴とする請求項 3 記
載の画像処理装置。

【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】本発明は、画像データを入力し、
該入力データを処理して、高解像度の画像を生成する、
画像処理装置に関するものである。

【 0 0 0 2 】

【従来の技術】従来、高解像度または、パノラマ画像を
入力するためには、以下の方法がある。

(1) 高解像度の撮像素子を用いる方法。

画像処理装置の入力手段に高解像度の撮像素子を用いる
ことにより、高解像度の画像を入力できる。

【 0 0 0 3 】 (2) ラインセンサをスキャンさせる方
法。

この方式は、主に密着型イメージスキャナとして、イメ
ージスキャナ、FAX、コピー等に広く用いられている

技術で、ライン状の CCD センサの一回の読み取り動作
で 1 主走査方向の画像を読み取り、副走査を機械的・光
学的に行うことにより、画像情報を入力する技術であ
る。

【 0 0 0 4 】 また、下記の文献 1 には、非接触のライン
イメージセンサを機械的・光学的に副走査することによ
り、パノラマ画像を得る試みが記載されている。

(文献 1) 環境のパノラマ表現；辻（阪大・基礎
工）；信学誌

10 Vol. 74, No. 4, pp. 354-359 (1991)

(3) 複数の撮像素子を用いる方法。

【 0 0 0 5 】 この方法は、下記の文献 2 乃至文献 5 で述
べられている方法で、複数の相対的な位置関係が既知の
撮像素子から得られた画像情報を繋ぎ合わせることで高
解像度の画像を入力するものである。

(文献 2) 超高精細画像取得のための基礎検討ー ス
テレオ画像処理による高精細画像取得ー；相沢（東大
工）斎藤、小松（神奈川大工）；IE90-54 (1990)

20 (文献 3) 撮像領域合成法による高速静止画入力方
式；上平（NTT HI 研）；信学春季全大予稿集 7-
103 (1991)

(文献 4) 撮像領域合成法による高速高精細文書読み
取り技術；上平、松木（NTT）；画像電子学会全国大
会予稿集 18 pp 75-78 (1989)

(文献 5) 光学接続型静止画カメラ；上平（NT
T）；画像電子学会誌 pp 203-208, Vol. 2
0, No. 3 (1991)

30 (4) 画像を張り合わせる方法。

この方法は、時系列的に入力した複数の画像を繋ぎ合わ
せることにより、パノラマまたは広範囲の画像を入力す
る方法で、下記の文献 6 乃至文献 8 に述べられている。

(文献 6) 実時間画像貼り合わせ機能を持つハンドス
キャン型文書画像入力装置；岡田、大田、坂井（京大工
学部）；IE81-17 (1981)

(文献 7) 動画像のパニングを考慮した背景画像の合
成；吉沢、花村、富永（早大）；信学春季全大予稿集 7
-51 (1990)

40 (文献 8) 分割撮像によるパノラマ画像の生成法；中
村、金子（東京理科大）、林（NHK 放送技研）；信学
春季全大予稿集 7-165 (1991)

(5) 撮像素子を振動させる方法。

この方法は、以下の文献 9 に述べられているように、C
CD 撮像素子を振動させることにより、振動方向に対し
て 2 倍の解像度の画像が得られる。

(文献 9) スウィング撮像による CCD の高解像度
化；吉田、遠藤、原田（東芝）；IE83-65 (1983)

50 【 0 0 0 6 】

【発明が解決しようとする課題】しかしながら上記の様な画像入力方式においては、以下のような問題点が存在する。

(a) 上記従来技術の(1)で述べた「高解像度の撮像素子を用いる方法」では、入力する画像の画素数は撮像素子に依存するため、撮像素子の性能以上の画素数の入力是不可能である。

【0007】(b) 上記従来技術の(2)で述べた「ラインセンサをスキャンさせる方式」では、主走査方向の画素数は、上記(a)と同様にラインセンサの画素数に制限される他、副走査方向の機械的・光学的スキャンを精密に行わないと、ライン間の画像の整合性が悪くなり、きれいな画像が入力できない。

【0008】(c) 上記従来技術の(3)で述べた「複数の撮像素子を用いる方法」では、画素数は、個々の撮像素子の「(画素数)×(撮像素子の数)」で制限される他、複数の撮像素子を用いるので、生産コストや撮像系の規模の増大は必至である。

【0009】(d) 上記従来技術の(4)で述べた「画像を張り合わせる方式」においては以下の問題点がある。文献6に示す方式では、対象画像は2値画像に限られている他、オペレータによる走査方向が限られている、及び、走査方向と直角の手振れに弱いなどの問題点がある。

【0010】文献7に示す方式では、フレーム間の平行移動成分のみでフレーム間の画像に対する位置合わせを行っているため、フレーム間で画像が回転や拡大・縮小した場合、解像度は低下するという欠点がある。

【0011】文献8に示す方法では、複数のフレームの位置関係すなわち、カメラのパン/チルトの移動量・角度等に制限がある他、1点から見たパノラマ画像をえることができるが、カメラの平行移動には対応できない。

【0012】(e) 上記従来技術の(5)で述べた「撮像素子を振動させる方法」では、振動は1方向のみで、解像度は高々撮像素子の画素数の2倍に限られるほか、振動の振幅と撮像信号の取り込みを正確に同期させるための特殊な撮像素子が必要となる問題点がある。

【0013】本発明は、以上の種々の問題点を解決するためになされたものであり、その目的は、画素数の少ない複数の画像から、高精細・広範囲の画像を生成する画像処理装置を提供すること、及び、通常の撮像素子を単数用い、入力時の撮像素子の走査に特殊かつ厳密な制限のない、非接触に撮像素子の解像度以上の多値画像を入力できる、また、パノラマ多値画像の撮影が行え、低解像度の画像が入力されても高解像度画像を生成出力できる特徴を持つ画像処理装置を提供することにある。

【0014】

【課題を解決するための手段】上記の目的を達成するために、本発明に係る画像処理装置は、画像情報を蓄積する画像蓄積手段と、画像を入力するための画像入力手段

と、前記画像蓄積手段に蓄積された画像と前記画像入力手段から入力された画像の合成処理を行う画像合成手段と、前記画像蓄積手段に蓄積された画像と前記画像入力手段から入力された画像を比較する画像比較手段とを備え、前記画像合成手段は、前記画像比較手段によって得られた2種の画像の差異に基づいて画像合成を行うことを特徴とするよう構成している。

【0015】

【作用】画像入力手段により入力した画像と、画像メモリに蓄積された画像とを画像合成手段によって合成する際に、画像比較手段によって前記2種の画像を比較し、その結果得られた画像の差異をパラメータとして合成処理がなされる。

【0016】

【実施例】＜第1の実施例＞本発明に係る、高解像度かつ広範囲な画像の生成が可能な画像処理装置を実施例として、図に基づいて説明する。

【0017】本実施例の画像処理装置のハードウェアは、図2に示す様に、画像入力手段11と入力処理手段12と画像蓄積手段13と出力処理手段14と画像出力手段15で構成される。

【0018】画像入力手段11は、画像を光電変換し、デジタルデータに変換するための装置で、例えばCCDカメラとA/Dコンバータおよび周辺回路で構成される。入力処理手段12は、画像入力手段によってデジタル信号に変換された画像データおよび画像蓄積手段13内の画像データを処理する装置で、例えばDSPやLSI、半導体メモリおよび周辺回路で構成される。

【0019】画像蓄積手段13は、入力処理手段12から出力される画像データを蓄積するための手段で、例えば半導体メモリおよび周辺回路から構成される。出力処理手段14は、画像蓄積手段13内の画像データを、出力手段15に出力可能な形式に変換する装置で、例えば、ICやLSI、半導体メモリおよび周辺回路で構成される。出力手段15は、出力処理手段によって適当な形式に変換された画像データを表示またはプリントアウトするための装置で、例えば、プリンタ装置またはディスプレイ装置で構成される。

【0020】図1は、本実施例の、画像入力手段11、入力処理手段12および画像蓄積手段13の構成例を示す図である。

【0021】本実施例では、オペレータが手に持ったカメラをパンしながら連続撮像した複数フレームの画像を繋ぎ合わせることにより、撮像した範囲のパノラマ画像を生成するための装置の一例を示す。

【0022】図1において、同期手段20は、デジタル回路で構成され、画像入力手段11、入力処理手段12および画像蓄積手段13の処理を同期させるための同期パルス信号を各種手段に出力する。同期手段20が発生する同期パルス信号には、3種類ある。すなわち、図1

2 に示すように、

リセット信号：システムのリセットを示し、アクティブになった後の最初のフレーム切り替え信号がアクティブになるまでアクティブ状態を保持する 2 値の信号。

フレーム切り替え信号：処理するフレーム毎にアクティブになり、フレームに対する処理が行われている間、アクティブ状態を保持する 2 値の信号。

画素切り替え信号：メインメモリ 1 画素の処理を行う毎に発生する 2 値のパルス信号。

図 1 2 におけるこれらの信号の働きについては後に詳述する。

【0023】図 1 の画像入力手段 1 1 は、CCD 撮像部 2 1 および A/D 変換回路 2 2 で構成され、CCD 撮像部 2 1 は、CCD 素子および周辺回路からなり、同期手段 2 0 から入力する同期信号のフレーム切り替え信号に同期して、画像を光電変換し、A/D 変換回路 2 2 へ電気信号として出力する。

【0024】A/D 変換回路 2 2 は、A/D 変換器および周辺回路からなり、同期手段 2 0 から入力する信号に同期して、すなわち、フレーム切り替え信号が非アクティブに変化するか、リセット信号がアクティブに変化した後、再度フレーム切り替え信号がアクティブになるまでの期間に、CCD 撮像部 2 1 から送られてきた電気信号を A/D 変換し、1 画面分のデジタル画像データとして入力画像メモリ 2 3 に出力する。この 1 画面分の画像データを以後フレームと呼ぶ。

【0025】入力処理手段 1 2 は、入力画像メモリ 2 3、画像合成回路 2 4、入力画像補正回路 2 5、メイン画像補正回路 2 6 およびパラメタ決定回路 2 7 で構成される。

【0026】入力画像メモリ 2 3 は、半導体メモリと周辺回路からなり、A/D 変換回路から入力したデジタル画像データを次の入力があるまで蓄積するとともに、パラメタ決定回路 2 7 および入力画像補正回路 2 5 からの座標入力に対し、対応する画素値をそれぞれの回路に出力する。ただし、メモリ内に画素が存在しない座標を入力した場合、0 を出力する。

【0027】入力画像メモリの画素数は、画像入力手段における 1 フレームの画素数で決定され、メイン画像メモリの画素数より少ない。

【0028】本実施例では、入力画像メモリ 2 3 は、横方向 X 1、縦方向 Y 1 の画素数を持ち、各画素には G 1 階調の明度情報が格納されている。この入力画像メモリの座標 (i, j) での画素値を I (i, j) とする。ただし、 $0 \leq i < X 1$ 、 $0 \leq j < Y 1$ 、 $0 \leq I (i, j) < G 1$ 、また、i, j, および I (i, j) は整数である。

【0029】画像合成回路 2 4 は、デジタル演算回路で構成され、入力画像補正回路 2 5 およびメイン画像補正回路 2 6 に座標値を出力し、その結果として得られるそ

れぞれの回路からの画素データを演算し、座標値とともに演算結果の値をメイン画像メモリ 2 8 に出力する。この画像合成回路 2 4 の詳細な動作は、後に述べる。

【0030】入力画像補正回路 2 5 は、デジタル演算回路、半導体メモリおよび周辺回路からなり、パラメタ決定回路 2 7 から入力するパラメタによって、入力画像メモリ 2 3 内に蓄積されているデジタル画像データを変換補正し、画像合成回路 2 4 から入力する座標値に対応する画素データを画像合成回路 2 4 に出力する。この入力画像補正回路 2 5 の詳細な動作は、後に詳述する。

【0031】本実施例では、記述を簡便にするため、入力画像補正回路 2 5 での補正処理を関数を F_i で記述し、補正後の座標 (k, l) での画素値を F_i (k, l) とする。ただし、 $0 \leq k < X M$ 、 $0 \leq l < Y M$ 、 $0 \leq F_i (k, l) < G M$ 、また、k, l, および F_i (k, l) は整数である。

【0032】メイン画像補正回路 2 6 は、デジタル演算回路、半導体メモリおよび周辺回路で構成され、パラメタ決定回路 2 7 から入力するパラメタにより、メイン画像メモリ 2 8 内の画像データを座標変換し、画像合成回路 2 4 から入力する座標値に対応する画素データを画像合成回路 2 4 に出力する。このメイン画像補正回路 2 6 の詳細な動作は、後に述べる。

【0033】本実施例では、記述を簡便にするため、メイン画像補正回路 2 6 での補正処理を関数を F_e で記述し、補正後の座標 (k, l) での画素値を F_e (k, l) とする。ただし、 $0 \leq k < X M$ 、 $0 \leq l < Y M$ 、 $0 \leq F_e (k, l) < G M$ 、また、k, l, および F_e (k, l) は整数である。

【0034】パラメタ決定回路 2 7 は、デジタル演算回路、半導体メモリおよび周辺回路で構成され、入力画像メモリ 2 3 とメイン画像メモリ 2 8 のそれぞれに蓄積されている画像データを比較し、補正パラメタを入力画像補正回路 2 5 およびメイン画像補正回路 2 6 に出力する。このパラメタ決定回路 2 7 の詳細な動作は、後で詳述する。

【0035】画像蓄積手段 1 3 は、メイン画像メモリ 2 8 で構成され、メイン画像メモリ 2 8 は、半導体メモリと周辺回路からなり、画像合成回路 2 4 から座標と画素値を入力し、入力した座標に対応するメモリ領域に画素値を書き込む。また、パラメタ決定回路 2 7 および画像補正回路 2 6 からの座標入力に対し、対応する画素値を、それぞれの回路に出力する。ただし、メモリ内に画素が存在しない座標を入力した場合、0 を出力する。

【0036】また、メイン画像メモリ 2 8 は、同期手段 2 0 からのリセット信号がアクティブになった後、フレーム切り替え信号がアクティブになるまでに、全ての画素の値を 0 にクリアする。

【0037】メイン画像メモリ 2 8 の画素数は、入力画像メモリの画素数より多く、本実施例では、 $X M \times Y M$

の画素数を持ち、各画素にはGM階調の明度情報が格納される。メイン画像メモリの座標 (m, n) での画素値を $M(m, n)$ とする。ただし、 $0 \leq m < XM$ 、 $0 \leq n < YM$ 、 $0 \leq M(m, n) < GM$ 、また、 m, n および、 $M(m, n)$ は整数である。

【0038】<図1による処理の詳細説明>以下に、画像合成回路24、入力画像補正回路25、メイン画像補正回路26および、パラメタ決定回路27の動作について、さらに詳細に述べる。

【0039】<画像合成回路24の説明>画像合成回路24は、図3に示すように座標発生部31と画素演算部32で構成され、座標発生部31で生成されるメイン画像メモリの座標値に対応する画素値を入力画像補正回路25およびメイン画像補正回路26から入力し、演算した結果を上記座標値に対応するメイン画像メモリに書き込む。

【0040】座標発生部31は、同期手段20からの同期信号30の画素切り替えパルス信号に同期して、メイン画像メモリに存在する全座標値を、ラスタ順に発生する。すなわち、図4のフローチャートに示すように、内部のX、Y方向のカウンタを同期信号によってインクリメントする。

【0041】S41では、Yカウンタの値 y を0にリセットする。S42では、Xカウンタの値 x を0にリセットする。S43では、画素切り替えパルスが立ち上がるまで処理を中断する。S44では、現在のX、Yカウンタの値の組 (x, y) を信号線33および34に出力する。S45では、Xカウンタの値 x を1だけ増加する。S46では、Xカウンタの値 x と、メイン画像メモリのX方向画素数 XM を比較する。 $x \geq XM$ の場合、S47に進み、 $x < XM$ の場合、S43からの処理を再度行う。S47では、Yカウンタの値 y を1だけ増加する。S48では、Yカウンタの値 y と、メイン画像メモリのY方向画素数 YM を比較する。 $y \geq YM$ の場合、S41からの、 $y < YM$ の場合、S42からの処理を再度行う。

【0042】図3の画素演算部32は、同期手段20からの同期信号30に同期して、すなわち、画素切り替え信号がアクティブから非アクティブに変化した時点で、入力画像補正回路25およびメイン画像補正回路26から、それぞれ信号線35または36を介して画素値を入

力し、それらの画素値に下記の数式1の演算を施し、その結果を画素切り替え信号が再度アクティブになるまでにメイン画像メモリ28に信号線37を介して出力する。

【0043】

【数1】

$M = \alpha \times F_i + (1 - \alpha) \times F$ ($F_i > 0$ かつ $F > 0$ の場合)

$M = F_i$ ($F_i = 0$ の場合)

$M = F$ ($F_i = 0$ の場合)

$M = 0$ ($F_i = F_i = 0$ の場合)

if $M \geq GM$ then $M = GM$

ただし、

α は、予め定めた定数で、 $0 < \alpha < 1$

M は、信号線37に出力する画素値

F_i は、信号線35から入力する画素値

F は、信号線36から入力する画素値

ただし、リセット信号がアクティブである間は、下記の数式2の演算、すなわち、入力画像補正回路25からの入力のみをメイン画像メモリ28に書き込む処理を行う。

【0044】

【数2】

$M = F_i$

if $M \geq GM$ then $M = GM$

<入力画像補正回路25の説明>入力画像補正回路25は、図5に示すようにアフィン変換部51と補間演算部52で構成される。

【0045】アフィン変換部51は、以下の処理を行う。

(1) 同期信号30のフレーム切り替え信号が立ち上がってから、画素切り替え信号が立ち上がるまでに、パラメタ決定回路27から信号線53を介して、アフィン変換係数を入力する。

(2) 画素切り替え信号が立ち上がる毎に、画像合成回路24から信号線33を介して入力する座標値を、下記の数式3により変換して、信号線56に出力する。

【0046】

【数3】

$$(x', y', 1) = (x, y, 1) \begin{bmatrix} P_{00} & P_{01} & 0 \\ P_{10} & P_{11} & 0 \\ P_{20} & P_{21} & 1 \end{bmatrix}$$

【0047】ただし、行列要素 p_{ij} は、パラメタ決定回路27から入力するアフィン変換係数。 (x, y) は、信号線33から入力する座標値。 (x', y') は、信

号線56に出力する座標値。

【0048】補間演算部52は、以下の処理を行う。

(3) 上記のアフィン変換部51における上記(2)

の処理結果である座標値をアフィン変換部51から信号線56を介して入力する。

(4) 入力した座標値に対して、画素切り替え信号がアクティブである期間に以下の数式4で示す3次補間法による画素補間演算処理を行い、得られた結果を信号線

35を介して画像合成回路24に出力する。

【0049】<補間方式1：3次補間法>

【0050】

【数4】

$$M = \sum_m \sum_n I(m, n) \times c(x' - m) \times c(y' - n)$$

ただし、

$$c(a) = \begin{cases} 1 - 2 \times |a|^2 + |a|^3 & 0 \leq |a| < 1 \\ 4 - 8 \times |a| + 5 \times |a|^2 - |a|^3 & 1 \leq |a| < 2 \\ 0 & 2 \leq |a| \end{cases}$$

Σ の加算範囲は、以下の範囲の、信号線56から入力する座標

(x' , y')の近傍16画素である。(m, nは整数)

$$x' - 2 \leq m < x' + 2, y' - 2 \leq n < y' + 2$$

Mは、信号線35に出力する画素値。

I(m, n)は、信号線54を介して入力画像メモリ23に座標値

(m, n)を出力し、信号線55を介して入力画像メモリ23の

対応する画素値を得る処理を意味する。

【0051】また、上記の3次補間法による画素補間処理方式の他、下記の双線形補間法、あるいは最近傍法による演算でも画素補間処理が可能である。

【0052】<補間方式2：双線形補間法>

【0053】

30 【数5】

$$M = I(x'', y'') \times (1 - \beta) \times (1 - \gamma) + I(x'' + 1, y'') \times \beta \times (1 - \gamma)$$

$$+ I(x'', y'' + 1) \times (1 - \beta) \times \gamma + I(x'' + 1, y'' + 1) \times \beta \times \gamma$$

【0054】<補間方式3：最近傍法>

【数6】

【0055】

$$\beta \leq 0.5 \quad \gamma \leq 0.5 \text{ の時 } M = M(x'', y'')$$

$$\beta > 0.5 \quad \gamma \leq 0.5 \text{ の時 } M = M(x'' + 1, y'')$$

$$\beta \leq 0.5 \quad \gamma > 0.5 \text{ の時 } M = M(x'', y'' + 1)$$

$$\beta > 0.5 \quad \gamma > 0.5 \text{ の時 } M = M(x'' + 1, y'' + 1)$$

なお、これらの画素補間方法は、下記の文献10に記載されている。

(文献10) 「画像処理ハンドブック」昭晃堂刊 p. 274-275

<メイン画像補正回路26の説明>メイン画像補正回路26は、図6に示すように画像バッファ61と座標演算部62で構成される。画像バッファ61は、メイン画像メモリ28と同容量の画像メモリで、同期手段20からの同期信号30のフレーム切り替え信号が非アクティブになった時点から、再度アクティブになるまでの間に、

メイン画像メモリの内容全部を複写する。ただし、リセット信号がアクティブである場合は、この複写処理を行わない。

【0056】また、画像バッファ61は、座標演算部62から入力した座標値に対応する画素の値を信号線36を介して画像合成回路24に出力する。

【0057】座標演算部62は、以下の処理を行う。

(1) 同期手段20からの同期信号30のフレーム切り替え信号がアクティブになった時点から画素切り替え信号がアクティブになるまでに、パラメタ決定回路27

から信号線 6 3 を介して座標変換のための係数 (q_x , q_y) を入力する。

【0058】(2) 画素切り替え信号がアクティブになった時点で、画像合成回路 2 4 から入力する座標値を、下記の数式 7 により変換して画像バッファ 6 1 に出力する。

【0059】

$$【数 7】(x', y', 1) = (x + q_x, y + q_y)$$

ただし、係数 q_x , q_y は、パラメタ決定回路 2 7 から入力する整数値。 (x, y) は、画像合成回路 2 4 から信号線 3 3 を介して入力する座標値。 (x', y') は、画像バッファ 6 1 に出力する座標値。

【0060】(3) この結果、画像バッファ 6 1 から、座標 (x', y') に対応する画素値が画像合成回路に出力される。ただし上記 (2)、(3) の処理は、画素切り替え信号がアクティブである間に行われ、リセット信号がアクティブである間は、これらの処理は行わない。

【0061】上記の処理により、メイン画像補正回路 2 6 は、メイン画像メモリの画像データを整数値 (q_x , q_y) だけ平行移動し、画像合成回路 2 4 に出力処理が実現される。

【0062】＜パラメタ決定回路 2 7 の説明＞パラメタ決定回路 2 7 は、図 7 に示すように、ベクトル検出部 7 1、係数計算部 7 2、パラメタ分割部 7 3 および、原点バッファ 7 5 で構成され、同期手段 2 0 からの同期信号 3 0 に同期して処理を行う。

【0063】原点バッファ 7 5 には、ベクトル検出部 7 1、係数計算部 7 2、およびパラメタ分割部 7 3 で用いるためのマッチング原点座標値

(X_0, Y_0) ただし、 X_0, Y_0 は整数。

が格納されており、同期手段 2 0 からの同期信号 3 0 に同期して、パラメタ分割部 7 3 によって、1 画面の処理終了毎に書き換えられる。

【0064】初期値は

$$(X_0, Y_0) = (D_x, D_y)$$

で、本実施例では図 8 に示すように、入力画像が、メイン画像メモリ 2 8 の中心に位置するように配置するため、 (D_x, D_y) は、

$$D_x = \text{int} \{ (XM - X1) / 2 \}$$

$$D_y = \text{int} \{ (YM - Y1) / 2 \}$$

ただし、 $\text{int} \{ a \}$ は、 a を越えない最大の整数。 XM, YM は、メイン画像メモリ 2 8 の x, y 方向の画素数。 $X1, Y1$ は、入力画像メモリ 2 3 の x, y 方向の画素数。で計算される定数を、同期信号 3 0 からのリセット信号がアクティブになった時点で、パラメタ分割部 7 3 が書き込む。

【0065】ベクトルバッファ 7 6 は、代表点の座標値と各代表点における動きベクトル値を、図 3 0 に示すような表形式で蓄積するための一時的な記憶手段で、半導

体メモリと周辺回路で構成される。ベクトルバッファ 7 6 は、ベクトル検出部 7 1 によって書き込みと読み出しが行われ、係数計算部 7 2 によって読み出される。

【0066】ベクトル検出部 7 1 では、メイン画像メモリ内 2 8 の画像データと、入力画像メモリ 2 3 内の画像データを比較し、入力画像中に設定した複数の代表点における動きベクトルを求める。

【0067】次に代表点決定部の説明を行う。本実施例では、入力画像中に K 個の代表点を取り、これらの代表点の座標を、

$$(x_i, y_i)$$

ただし、

$$i = 0 \sim (K - 1)$$

$$0 \leq x_i < X1, 0 \leq y_i < Y1$$

とする。

【0068】入力画像中に、複数の代表点を設定する場合、図 9 (a) に示すように、水平、垂直方向に予め決めておいた周期で決定するか、図 9 (b) のように、入力画像毎に、エッジ部分や局所的に画素の統計量が多い領域に集中してとる。

【0069】図 9 (a) に示すように周期的に代表点を設定する場合、代表点の座標は、例えば以下の数式のようになる。すなわち、 x 方向に K_x 個、 y 方向に K_y 個の代表点が、間隔 I_x, I_y 、画素毎に配置される場合、 i 番目の代表点の座標 (x_i, y_i) は、以下の数式により求められる。

【0070】

$$x_i = I_x \times \{1 + i \bmod K_x\}$$

$$y_i = I_y \times \{1 + \text{int} (i / K_x)\}$$

ただし、

$$I_x = \text{int} \{ X1 / (K_x + 1) \}$$

$$I_y = \text{int} \{ Y1 / (K_y + 1) \}$$

K_x, K_y は、 x 方向、 y 方向における代表点の個数で、 $K_x \times K_y = K$ を満たす整数。 $a \bmod b$ は、 a を b で割った際の剰余を示す。

【0071】これらの代表点の座標は、入力画像によっては変化しないため、予め K 個の代表点座標を、上記ベクトルバッファの「代表点番号」の項に書き込んでおく。

【0072】図 9 (b) に示すように、入力画像によって代表点の座標を変化させる場合は、以下に例示する処理を行い、代表点座標を決定する必要がある。

【0073】(1) 図 10 (a) に示すように、入力画像メモリ内の画像を $(K_x \times K_y)$ 個のブロックに分割する。この際、ブロックの個数 $(K_x \times K_y)$ は、必要な代表点の数 K よりも大きい値とする。

【0074】(2) 全てのブロックにおいて、各ブロック内の画素データの統計量 (例：最大値と最小値の差、分散のいずれか) を計算する。

【0075】(3) 上記 (2) で計算した統計量の

きい順にKブロックを選び、その選ばれたブロックの中心座標をi番目の代表点の座標とする。

【0076】上記の処理方式を実現するためには、以下の手段を用いる。すなわち、上記(1)のブロック分割においては、j番目のブロックの左上の座標(B_{1j} , B_{2j})は、以下の数式により求められる。

【0077】

$$B_{1j} = (j \bmod K_x) \times I_{1j}$$

$$B_{2j} = \text{int}(j / K_x) \times I_{2j}$$

ただし、

$$I_{1j} = \text{int}(X1 / K_x)$$

$$I_{2j} = \text{int}(Y1 / K_y)$$

K_x 、 K_y は、x方向、y方向におけるブロックの個数で、 $K_x \times K_y > K$ を満たす整数。

【0078】これらの座標は、入力画像によっては変化しないため、ブロック番号jを入力することによりブロック左上座標(B_{1j} , B_{2j})を出力する回路を、半導体メモリを用いたルックアップテーブルまたは上記の計算を行う回路として、ベクトル検出部71内に持つことにより実現する。

【0079】上記(2)のブロック内の統計量計算においては、以下の手段を用いる。すなわち、i番目のブロックにおいては、上記(1)より、左上座標(B_{1j} , B_{2j})が得られるから、以下のC言語で記述した処理を行い、各ブロックでの統計量 S_j を求める。例として、ブロック内の最大値と最小値の差を統計量 S_j とする処理を示す。

【0080】

```
for (j=0; j<(Kx*Ky); j++)
{
  x=B1j;
  y=B2j;
  max=0;
  min=GI;
  for (n=0; n<Kx; n++)
  {
    for (m=0; m<Ky; m++)
    {
      a=I(x+m, y+n);
      if (a<max) max=a;
      if (a<min) min=a;
    }
  }
  S[j]=max-min;
}
```

ただし、x, y, max, min, S[j]は、整数型

$$(v_{1i}, v_{2i}) = (x'_{1i} - x_{1i}, y'_{1i} - y_{1i}), i = 0 \sim (K-1)$$

を、以下に説明するブロックマッチングまたは濃度勾配法のいずれかの方式によって求める。

【0087】<方式1-1:ブロックマッチング>第1の方式は、一般的にブロックマッチングと呼ばれている方法で、図11に示すように、各代表点を中心とするM×Nの画素を1つのブロックとして、メイン画像メモリ

の変数バッファ。

【0081】 $a=b$ は、左辺のバッファaに右辺の値bを書き込む処理を示す。

【0082】 B_{1j} , B_{2j} は、j番目のブロックの左上の座標を上記(1)に示す手段で求める処理を示す。I

(m, n)は、信号線713を介して入力画像メモリ23に座標値(m, n)を出力し、信号線714を介して入力画像メモリ23の対応する画素値を得る処理を意味する。

10 【0083】上記(3)の代表点選択においては、以下の手段で実現する。

【I】 S[j]を、大きい順にソートした配列バッファSS[i]を作成する。結果として、SS[i]には、i番目に統計量S[j]の大きいjの値が格納される。

【0084】【I1】 SS[i]のi=0からK-1までが、選択された代表点番号となるので、i番目の代表点の座標(x_{1i} , y_{1i})は、以下の計算処理により求められる。

20 j=SS[i]

$$x_{1i} = B_{1j} + \text{int}(I_{1j} / 2)$$

$$y_{1i} = B_{2j} + \text{int}(I_{2j} / 2)$$

ただし、 B_{1j} , B_{2j} は、上記(1)で示した手段で得られる、ブロックの左上座標。

【0085】そして、上記の処理によって計算された代表点の座標(x_{1i} , y_{1i})を、入力画像が入力画像メモリに取り込まれてから、同期信号30のフレーム切り替え信号が非アクティブである期間に、ベクトルバッファ76の「代表点座標」の項に書き込む。ただし、リセット信号がアクティブである場合は、上記の処理は行わない。

30

【0086】以下にベクトル検出部71におけるベクトル計算部の説明を行う。以上の処理で求めた各代表点(x_{1i} , y_{1i})の、メイン画像メモリ上対応点(x'_{1i} , y'_{1i}), $i = 0 \sim (K-1)$ または動きベクトル

と画像の差を計算し、各代表点での動きベクトル

(v_{1i} , v_{2i})を求める。すなわち、以下の処理を、全ての代表点に対して行う。この際、メイン画像メモリの座標(X_{1i} , Y_{1i})と、入力画像の座標(0, 0)を対応させてマッチングを行う。

50 【0088】入力画像の各代表点(x_{1i} , y_{1i})を含むブ

ロック B_i 内の画素について、

【数8】

【0089】

$$D_i(v_x, v_y) = \sum_{m,n} |M(X_0 + x_i - v_x + m, Y_0 + y_i - v_y + n) - I(x_i + m, y_i + n)|$$

または、

$$D_i(v_x, v_y) = \sum_{m,n} \{M(X_0 + x_i - v_x + m, Y_0 + y_i - v_y + n) - I(x_i + m, y_i + n)\}^2$$

ただし、

Σ の加算範囲はブロック B_i 内の M×N 個の画素で、m, n は、

$$-(M/2) \leq m < (M/2)$$

$$-(N/2) \leq n < (N/2)$$

を満たす整数。

【0090】M(m, n) は、信号線 711 を介してメイン画像メモリ 28 に座標値 (m, n) を出力し、信号線 712 を介してメイン画像メモリ 28 の対応する画素値を得る処理を意味する。I(m, n) は、信号線 54 を介して入力画像メモリ 23 に座標値 (m, n) を出力し、信号線 55 を介して入力画像メモリ 23 の対応する画素値を得る処理を意味する。X₀, Y₀ は、信号線を介して、原点バッファ 75 内に記録されている座標値を参照する処理を意味する。v_x, v_y は整数である。なる計算を、予め限定した範囲の (v_x, x_i) の組について全てを行い、最も上記の数式の D_i(v_x, v_y) の値を小さくする (v_x, x_i) の組を、代表点 (x_i, y_i) における動きベクトル (v_x, v_y) とする。

【0091】上記の処理において、一般的には、M×N = 4×4, 8×8, 16×16, 32×32 などの値で、v_x, x_i の範囲は、ブロック内すなわち、
-M ≤ v_x ≤ M -N ≤ v_y ≤ N
である。

【0092】＜方式 1-2：濃度勾配法＞第 2 の方式は、一般的に濃度勾配法と呼ばれている方法で、以下の文献 11 に詳細に述べられている。

(文献 11) 「画像信号による動対象の移動量、速度の測定」吹抜；電子通信学会 画像工学研究会資料；IE78-67 (1978 年)

この濃度勾配法によって、各代表点における動きベクトル

(v_x, v_y), i = 0 ~ (K-1)

を求める際にも、ベクトル検出部 71 は、メイン画像メモリの座標 (X₀, Y₀) と、入力画像の座標 (0, 0) を対応させて、すなわち、入力画像 I(i, j) と、メイン画像 M(m, n) において、原点バッファ内の座標 (X₀, Y₀) を基準点として、

$$(i + X_0, j + Y_0) = (m, n)$$

と対応させて処理を行う。

【0093】上記いずれかの処理をベクトルバッファ 76 内に蓄積されている各代表点 (x_i, y_i) に対して行い、結果 (v_x, v_y) を、ベクトルバッファ 76 の「動ベクトル」の所定の項に記録する。

【0094】次にパラメタ決定回路 27 の係数計算部 72 の説明を行う。係数計算部 72 においては、ベクトル検出部 71 による以上の処理の結果としてベクトルバッファ 76 に記録された、各代表点 (x_i, y_i) に対する動きベクトル (v_x, v_y) から、以下のいずれかの方式による処理により、パラメタ (p₁, p₂, p₃, p₄, p₅, p₆) を計算する。

【0095】＜方式 1-3：最小二乗法＞各代表点 (x_i, y_i) の動きベクトル (v_x, v_y) を、アフィン変換を示す方程式

$$x' = p_1 \cdot x + p_2 \cdot y + p_3$$

$$y' = p_4 \cdot x + p_5 \cdot y + p_6$$

に代入した結果として得られる。

【数 9】

$$v_{xi} = x_i' - x_i = (p_a - 1) \cdot x_i + p_b \cdot y_i + p_c$$

$$v_{yi} = y_i' - y_i = p_d \cdot x_i + (p_e - 1) \cdot y_i + p_f$$

ただし $i = 0 \sim (K - 1)$

に示す $2K$ 個の方程式から最小二乗法により、変換パラメタ (p_a, p_b, \dots, p_f) を計算する。

【0097】この方法は、下記文献12に述べられている技術である。

$$\delta_{xi} = (P_a - 1) \cdot x_i + P_b \cdot y_i + P_c - v_{xi}$$

$$\delta_{yi} = P_d \cdot x_i + (P_e - 1) \cdot y_i + P_f - v_{yi}$$

ただし、 $i = 0 \sim (K - 1)$

δ_{xi}, δ_{yi} は、それぞれの式での誤差。

【0100】に示す $2K$ 個の方程式を得る。

【0101】上記数式10で示された誤差の二乗和

【0102】

【数11】

$$\sum_i (\delta_{xi})^2, \sum_i (\delta_{yi})^2$$

$$\frac{\partial}{\partial P_{ai}} \sum (\delta_{xi})^2 = 0 \quad \frac{\partial}{\partial P_{bi}} \sum (\delta_{xi})^2 = 0 \quad \frac{\partial}{\partial P_{ci}} \sum (\delta_{xi})^2 = 0$$

$$\frac{\partial}{\partial P_{di}} \sum (\delta_{yi})^2 = 0 \quad \frac{\partial}{\partial P_{ei}} \sum (\delta_{yi})^2 = 0 \quad \frac{\partial}{\partial P_{fi}} \sum (\delta_{yi})^2 = 0$$

【0105】で示す連立方程式を解くことによって得られる。

【0106】すなわち、以下の計算を行うことにより、

【0098】(文献12) 「大きさ・向きを変える物体の動きベクトル検出法の一検討」田中、八木、榎並；電子情報通信学会1989年春季全国大会予稿集p. 7-91

<方程式1-4：偏微分方程式による方法>上記数式9を、誤差を明らかにして書き直し、

【0099】

【数10】

【0103】を最小にするパラメタ $(p_a, p_b, p_c, p_d, p_e, p_f)$ は、誤差の二乗和を各パラメタで偏微分して、

20 【0104】

【数12】

パラメタ $(p_a, p_b, p_c, p_d, p_e, p_f)$ を求める。

【0107】

【数13】

$$\overline{x} = \frac{1}{K} \sum_{i=0}^{19} x_i \quad \overline{y} = \frac{1}{K} \sum_{i=0}^{19} y_i \quad \overline{x^2} = \frac{1}{K} \sum_{i=0}^{19} (x_i)^2 \quad \overline{y^2} = \frac{1}{K} \sum_{i=0}^{19} (y_i)^2$$

$$\overline{x \cdot y} = \frac{1}{K} \sum_{i=0}^{19} x_i \cdot y_i \quad \overline{v_x} = \frac{1}{K} \sum_{i=0}^{19} v_{x_i} \quad \overline{v_y} = \frac{1}{K} \sum_{i=0}^{19} v_{y_i}$$

$$\overline{x \cdot v_x} = \frac{1}{K} \sum_{i=0}^{19} x_i \cdot v_{x_i} \quad \overline{x \cdot v_y} = \frac{1}{K} \sum_{i=0}^{19} x_i \cdot v_{y_i}$$

$$\overline{y \cdot v_x} = \frac{1}{K} \sum_{i=0}^{19} y_i \cdot v_{x_i} \quad \overline{y \cdot v_y} = \frac{1}{K} \sum_{i=0}^{19} y_i \cdot v_{y_i}$$

から、

$$A = \overline{x^2} - \overline{x} \cdot \overline{x} \quad B = \overline{y^2} - \overline{y} \cdot \overline{y} \quad C = \overline{x \cdot y} - \overline{x} \cdot \overline{y}$$

$$D = \overline{x \cdot v_x} - \overline{x} \cdot \overline{v_x} \quad E = \overline{x \cdot v_y} - \overline{x} \cdot \overline{v_y}$$

$$F = \overline{y \cdot v_x} - \overline{y} \cdot \overline{v_x} \quad G = \overline{y \cdot v_y} - \overline{y} \cdot \overline{v_y}$$

$$\alpha = A \cdot B - C^2$$

を計算し、

$$P_a = \frac{C \cdot F - B \cdot D}{\alpha} + 1 \quad P_b = \frac{C \cdot D - A \cdot F}{\alpha}$$

$$P_c = \overline{v_x} - (P_a - 1) \cdot \overline{x} - P_b \cdot \overline{y}$$

$$P_d = \frac{C \cdot G - B \cdot F}{\alpha} \quad P_e = \frac{C \cdot E - A \cdot G}{\alpha} + 1$$

$$P_f = \overline{v_x} - P_d \cdot \overline{x} - (P_e - 1) \cdot \overline{y}$$

【0108】ただし、上記の数式において、 Σ の加算範囲は、 $i = 0 \sim (K-1)$ とする。

【0109】 $x_i, y_i, v_{x_i}, v_{y_i}$ は、 i 番目の代表点座標または動きベクトルを、ベクトルバッファ76から

読み込む処理を意味する。

【0110】また

【0111】

【数14】

$$\overline{x \cdot y}, \overline{x^2}, \overline{y^2}, \overline{x \cdot y \cdot v_x}, \overline{v_y}, \overline{x \cdot v_x}, \overline{x \cdot v_y}, \overline{y \cdot v_x}, \overline{x \cdot v_x}$$

【0112】上記、数式14とA, B, C, D, E,

F, G, α , $p_1, p_2, p_3, p_4, p_5, p_6$ は、ベクトル検出部71内の、浮動小数点型変数バッファで、 $a =$

50 b は、左辺のバッファaに右辺の値bを書き込む処理を

示す。また、演算は、浮動小数点精度で行われる。

【0113】係数計算部72は、以上の計算処理により得られた、パラメタ ($p_{11}, p_{12}, p_{13}, p_{14}, p_{15}, p_{16}$) を、パラメタ分割部73に出力する。

【0114】次にパラメタ分割部73の説明を行う。パラメタ分割部73は、係数計算部72から入力したパラメタ ($p_{11}, p_{12}, p_{13}, p_{14}, p_{15}, p_{16}$) を、メイン画像補正回路26および入力画像補正回路25に出力するた

$$\begin{aligned} X_{11} &= p_{11} \cdot X + p_{12} \cdot Y + p_{13} \\ Y_{11} &= p_{14} \cdot X + p_{15} \cdot Y + p_{16} \\ X_{12} &= p_{11} \cdot (X + X I - 1) + p_{12} \cdot Y + p_{13} \\ Y_{12} &= p_{14} \cdot (X + X I - 1) + p_{15} \cdot Y + p_{16} \\ X_{13} &= p_{11} \cdot (X + X I - 1) + p_{12} \cdot (Y + Y I - 1) + p_{13} \\ Y_{13} &= p_{14} \cdot (X + X I - 1) + p_{15} \cdot (Y + Y I - 1) + p_{16} \\ X_{14} &= p_{11} \cdot X + p_{12} \cdot (Y + Y I - 1) + p_{13} \\ Y_{14} &= p_{14} \cdot X + p_{15} \cdot (Y + Y I - 1) + p_{16} \end{aligned}$$

ただし、 $X_{11}, Y_{11}, X_{12}, Y_{12}, X_{13}, Y_{13}, X_{14}, Y_{14}$ は、パラメタ分割部73内の、浮動小数点型変数バッファで、 $a=b$ は、左辺のバッファaに右辺の値bを書き込む処理を示す。 X_{11}, Y_{11} は、原点バッファ75から、現在の原点の座標を読み出す処理を示す。 $X I, Y I$ は、入力画像のX, Y方向の画素数を示す定数である。

【0117】(2) 変換後の4頂点の座標値が、メイン画像メモリ28内の予め設定された矩形範囲

(M_{11}, M_{12}) - (M_{13}, M_{14}) の内側に位置するかどうかを判別する。すなわち、

$$\begin{aligned} D_{11} &= X_{11} - M_{11} & D_{12} &= X_{11} - M_{12} \\ D_{13} &= X_{12} - M_{11} & D_{14} &= X_{12} - M_{12} \\ D_{15} &= Y_{11} - M_{13} & D_{16} &= Y_{11} - M_{14} \\ D_{17} &= Y_{12} - M_{13} & D_{18} &= Y_{12} - M_{14} \end{aligned}$$

ただし、 $D_{11}, D_{12}, D_{13}, D_{14}, D_{15}, D_{16}, D_{17}, D_{18}$ は、パラメタ分割部73内の、浮動小数点型変数バッファで、 $a=b$ は、左辺のバッファaに右辺の値bを書き込む処理を示す。 $M_{11}, M_{12}, M_{13}, M_{14}$ は $0 \leq M_{11} < M_{12} < X M, 0 \leq M_{13} < M_{14} < Y M$ を満たす整数の定数で、変数後の入力画像がメイン画像メモリ内のこの座標範囲内におさまる様にするための座標値である。 $X_{11}, Y_{11}, X_{12}, Y_{12}, X_{13}, Y_{13}, X_{14}, Y_{14}$ は、上記のバッファから、記録された数値を読み出す処理を示す。

【0118】(3) 変換後の入力画像が、メイン画像メモリ内の上記範囲内におさまるように、パラメタ ($p_{11}, p_{12}, \dots, p_{16}$), (q_{11}, q_{12}) および、次の処理での原点座標 (X_{11}, Y_{11}) を、以下の処理により計算する。

【0119】[1] 以下の通りに、各変数を設定する。

$$X_{11} = D_{11}, Y_{11} = D_{15},$$

$$p_{11} = p_{11}, p_{12} = p_{12}, p_{13} = p_{13} + D_{11},$$

めのパラメタに、すなわち、整数画素単位の平行移動成分とアフィン変換成分に分割すると共に、必要に応じて、原点バッファ75の内容を変更する。

【0115】すなわち、以下の処理を行う。

【0116】(1) 入力画像の4頂点の変換後のメインメモリ上での座標を計算する。すなわち、以下の計算を行う。

$$\begin{aligned} p_{11} &= p_{11}, p_{12} = p_{12}, p_{13} = p_{13} + D_{11} \\ q_{11} &= 0, q_{12} = 0 \end{aligned}$$

[2] 以下の通りに、場合に応じて変数の一部を書き直す。

[2-1] $D_{11} < 0$ または $D_{12} < 0$ の場合、

$$\begin{aligned} X_{11} &= M_{11}, \\ D_{11} &< D_{12} \text{ の場合: } q_{11} = \text{int}(D_{11}) \\ D_{11} &\leq D_{12} \text{ の場合: } q_{11} = \text{int}(D_{11}) \\ p_{11} &= p_{11} - q_{11} \end{aligned}$$

[2-2] $D_{15} < 0$ または $D_{16} < 0$ の場合、

$$\begin{aligned} Y_{11} &= M_{13}, \\ D_{15} &< D_{16} \text{ の場合: } q_{12} = \text{int}(D_{15}) \\ D_{15} &\leq D_{16} \text{ の場合: } q_{12} = \text{int}(D_{15}) \\ p_{15} &= p_{15} - q_{12} \end{aligned}$$

[2-3] $D_{13} > 0$ または $D_{14} > 0$ の場合、

$$\begin{aligned} D_{13} &> D_{14} \text{ の場合: } q_{11} = -\{\text{int}(D_{13}) + 1\} \\ D_{13} &\leq D_{14} \text{ の場合: } q_{11} = -\{\text{int}(D_{13}) + 1\} \\ X_{11} &= X_{11} + q_{11} \end{aligned}$$

$$p_{11} = p_{11} + q_{11},$$

[2-4] $D_{17} > 0$ または $D_{18} > 0$ の場合、

$$\begin{aligned} D_{17} &> D_{18} \text{ の場合: } q_{12} = -\{\text{int}(D_{17}) + 1\} \\ D_{17} &\leq D_{18} \text{ の場合: } q_{12} = -\{\text{int}(D_{17}) + 1\} \\ Y_{11} &= Y_{11} + q_{12} \end{aligned}$$

$$p_{15} = p_{15} + q_{12},$$

ただし、上記の数式で、 $X_{11}, Y_{11}, p_{11}, p_{12}, p_{13}, p_{14}, p_{15}, p_{16}, q_{11}, q_{12}$ は、パラメタ分割部73内の、変数バッファで、 $X_{11}, Y_{11}, q_{11}, q_{12}$ は実数型、その他は浮動小数点型である。 $a=b$ は、左辺のバッファaに右辺の値bを書き込む処理を示す。

【0120】以上の処理により計算されたパラメタのうち、 X_{11}, Y_{11} は、原点バッファ75に書き込み、以前の値を変更する。 $p_{11}, p_{12}, p_{13}, p_{14}, p_{15}, p_{16}$ は、信号線53を介して入力画像補正回路25に出力される。 q_{11}, q_{12} は、信号線63を介してメイン画像補

正回路 2 6 に出力される。

【0121】ベクトル検出部 7 1、係数計算部 7 2 およびパラメタ分割部 7 3 は、上記の処理を、同期手段 2 0 から発生するフレーム切り替え信号がアクティブになった時点から、画素切り替え信号がアクティブになるまでの期間に行う。

【0122】ただし、同期手段 2 0 から発せられるリセット信号がアクティブである際は、ベクトル検出部 7 1 および係数計算部 7 2 は処理を行わず、パラメタ分割部 7 3 のみが、以下の処理を行う。

【0123】すなわち、

$p_{10} = 0, p_{11} = 0, p_{12} = D_1, p_{13} = 0, p_{14} = 0, p_{15} = D_1,$

を入力画像補正回路 2 5 に出力し、

$q_{10} = 0, q_{11} = 0$

をメイン画像補正回路 q_{10}, q_{11} に出力する。

【0124】また、上記の方式によるアフィン変換パラメタ計算方式の以外の方式によってでも、パラメタ ($p_{10}, p_{11}, p_{12}, p_{13}, p_{14}, p_{15}$) を決定できる場合、その方式を、フレーム切り替え信号がアクティブになった時点から、画素切り替え信号がアクティブになるまでの期間に行うことで、本実施例でのパラメタ決定回路 2 7 は上記方式と同様に動作する。

【0125】＜第 1 の実施例の全体的な説明＞以上に述べたような動作を行う各回路を用いて、以下の順に処理を行うことにより、時間的に連続して入力した画像（以下フレーム）を繋ぎ合わせ、広範囲の画像をメイン画像メモリ内に構成することを説明する。

【0126】すべての処理は、同期手段 2 0 から、信号線 3 0 を介して出力される同期信号に同期して行われる。同期信号には、以下の 3 種類が存在する。

【0127】すなわち、

(1) リセット信号

システムをリセットするためのパルス信号で、オペレータの操作により立ち上げられ、第 0 フレームの間アクティブである。

【0128】(2) フレーム切り替え信号

処理するフレームが切り替わる事を示すためのパルス信号で、フレームの処理を開始する際に立ち上げられ、フレーム内の処理が行われている間アクティブである。

【0129】(3) 画素切り替え信号

処理する画素が切り替わる事を示すためのパルス信号で、画素毎にパルスが発せられる。

【0130】図 1 2 に、各同期信号の関係を示す。図 1 2 では、ハイレベルがアクティブ状態である。リセット信号の立ち上がりに反応して、フレーム切り替え信号がアクティブになり、画素切り替え信号が、メイン画像メモリ 2 8 の画素数である $X \times Y$ 個のパルスを発生する。画素切り替え信号が $X \times Y$ 個のパルスを発生し終わると、フレーム切り替え信号は、非アクティブにな

り、次のフレームの処理を開始するために再度立ち上がる。

【0131】この同期信号に沿って、各部の動作を説明する。図 1 2 中の期間番号は、以下に説明する各期間番号を示している。

【0132】期間 (1) : リセット信号がアクティブになり、フレーム切り替え信号がアクティブになるまでに、以下の処理が行われる。

【0133】[1] メイン画像メモリ 2 8 は、メモリ内の全内容をクリアする。すなわち、全てのメイン画像メモリ内の画素値を 0 に書き換える。

【0134】[2] パラメタ決定回路 2 7 は、原点バッファの原点座標を初期値 (D_1, D_2) に設定する。

【0135】[3] 画像入力手段 1 1 は、1 フレーム分の画像データを入力画像メモリ 2 3 に書き込む。

【0136】期間 (2) : リセット信号および、第 1 フレームを示すフレーム切り替え信号がアクティブで、かつ、第 1 画素を示す画素切り替え信号がアクティブになるまでに、以下の処理が行われる。

【0137】パラメタ決定回路 2 7 は、入力画像補正回路 2 5 に、以下のパラメタを出力する。

【0138】($p_{10}, p_{11}, p_{12}, p_{13}, p_{14}, p_{15}$)
 $= (0, 0, D_1, 0, 0, D_2)$

また、メイン画像補正回路 2 6 に、以下のパラメタを出力する。

$(q_{10}, q_{11}) = (0, 0)$

これらのパラメタは、入力画像を拡大・縮小・回転処理を行わず、平行移動のみでメイン画像メモリ 2 5 の中央部に（図 8 に示すように）書き込むためのものである。

【0139】期間 (3) : リセット信号がアクティブの間で、画素切り替えパルスがアクティブになる毎に、画像合成回路 2 4 は、入力画像補正回路 2 5 を介して入力した画素値をラスト順にメイン画像メモリ 2 8 に書き込む。

【0140】以上の「期間 (1) ~ (3)」で行う処理の結果として、図 8 に示されるような、メイン画像メモリ 2 8 の中央部分に、入力画像メモリ 2 3 上の画像データが書き込まれる。

【0141】リセット信号が非アクティブになった後は、以下の処理が繰り返し実行される。

【0142】期間 (4) : フレーム切り替え信号が非アクティブになった時点から、再度アクティブになるまでの期間には、以下の処理が行われる。

[1] 画像入力手段 1 1 は、次の 1 フレーム分の画像データを入力画像メモリ 2 3 に書き込む。

[2] メイン画像補正回路 2 6 は、メイン画像メモリ 2 8 の内容を、画像バッファ 6 1 に複写する。

[3] パラメタ決定回路 2 7 は、必要ならば入力画像から代表点を選択し、座標値をベクトルバッファ 7 6 に書き込む。

【0143】期間(5):リセット信号が非アクティブの状態、フレーム切り替え信号がアクティブになった時点から、画素切り替え信号がアクティブになるまでの間には、以下の処理が行われる。

【0144】パラメタ決定回路27は、入力画像メモリ23に記録された次のフレームの画像とメイン画像メモリ28に記録されている、いままでに作成された画像とのマッチングを行い、パラメタ(p_{11} , p_{12} , p_{13} , p_{14} , p_{21} , p_{22} , p_{23} , p_{24})および(q_{11} , q_{12})を計算し、入力画像補正回路25およびメイン画像補正回路26に出力するとともに、必要ならば原点バッファの内容を新しい原点座標に書き換える。

【0145】期間(6):リセット信号が非アクティブの間で、画素切り替えパルスがアクティブになる毎に、画像合成回路24は、入力画像補正回路25を介して入力した画素値と、メイン画像補正回路26を介して入力したメイン画像を合成し、ラスト順にメイン画像メモリ28に書き込む。

【0146】この画素毎の処理を、タイムチャートで示すと、図13の通りである。図13において、左端の項目にふられた番号は、本実施例の図3における信号線の番号で、一座標1、一画素1、一結果1などは、各信号線上で値が確定していることを示すもので、xは、各信号線での値が不定であることを示すものである。

【0147】また、図13中の[1][2]・・・は、下記の処理を行う時期を示す。

[1] 画像合成回路24は、同期信号30の画素切り替え信号の立ち上がりを検出して、座標値を信号線33を介して入力画像補正回路25およびメイン画像補正回路26に出力する。また、同じ座標値を信号線34を介してメイン画像メモリに出力する。

【0148】[2] 入力画像補正回路25は、信号線33を介して入力した座標に対応する画素データを、パラメタ決定回路27から入力したパラメタに基づいて、入力画像メモリ23内の画像から計算し、画素切り替え信号の立ち下がりまでに画像合成回路24に出力する。

【0149】[3] メイン画像補正回路26は、パラメタ決定回路27から入力したパラメタに基づいて、信号線33を介して入力した座標に対応する画素データを、画素切り替え信号の立ち下がりまでに画像合成回路24に出力する。

【0150】上記[1]、[2]、[3]の結果、画素切り替え信号の立ち下がりでは、座標値(33)および画素値(35、36)が確定となる。

【0151】[4] 画像合成回路24は、画素切り替え信号の立ち下がりを検出し、入力画像補正回路25およびメイン画像補正回路26から、信号線35、36を介して入力した画素データを演算処理し、演算結果を次の画素切り替え信号の立ち上がりまでに、信号線37を

介してメイン画像メモリ28に出力する。

【0152】[5] この結果、画素切り替え信号の立ち上がりでは、座標値(34)演算結果(37)が確定となるため、メイン画像メモリは、画素切り替え信号の立ち上がりで、座標値(34)に対応する画素に、画素値(37)を書き込む。

【0153】以上の「期間(4)～期間(6)」で行う処理により、メイン画像メモリ28には、図14に示すように、画像入力手段11から時間的に連続して入力したフレームが、同じ画像を示す領域をのりしろ様に繋ぎ合わされた画像が作成される。

【0154】また、本実施例においては、入力画像補正回路25でアフィン変換を行い、メイン画像補正回路26で1画素単位の平行移動を行ったが、入力画像補正回路25で1画素単位の平行移動を、メイン画像補正回路26でアフィン変換を行う様にすることも同様に可能で、この場合、以下の点が、本実施例と異なる。

【0155】(1)パラメタ決定回路27において、代表点をメイン画像メモリ28上の画像に取り、入力画像とのマッチングを取る。

【0156】(2)パラメタ決定回路で、平行移動成分(q_{11} , q_{12})を入力画像補正回路に、アフィン変換パラメタ(p_{11} , p_{12} , p_{13} , p_{14} , p_{21} , p_{22} , p_{23} , p_{24})をメイン画像補正回路に出力する。

【0157】(3)入力画像補正回路は、上記実施例でのメイン画像補正回路と同様の構成を持ち、入力画像メモリの画像データに対して整数画素単位の平行移動を行った結果を画像合成回路に出力する。

【0158】(4)メイン画像補正回路は、上記実施例での入力画像補正回路と同様の処理すなわち、メイン画像メモリの画像全体に対してアフィン変換および画素補間処理を行う。この際のメイン画像補正回路の構成および動作は、以下に示す第2の実施例でのメイン画像補正回路156と同様である。

【0159】＜第2の実施例＞次に、本発明における、画像処理装置の第2の実施例を、図に基づいて説明する。本実施例では、画素拡大補間によって動画高画質化を行う装置、即ち、連続して入力した画像の画素数を、以前に入力したフレームの画像情報を用いて補間することにより、入力画像よりも画素数の多い画像を生成する画像処理装置の一例を示す。

【0160】図15は、本発明における第2の実施例の、入力処理手段12および画像蓄積手段13の構成例を示す図である。図15において、同期手段150、入力画像メモリ153および、メイン画像メモリ158は、それぞれ第1の実施例での同期手段20、入力画像メモリ23、メイン画像メモリ28と同様の回路で、以下に述べる点を除いては、同様の仕様を持ち、同様の動作を行う。

【0161】入力処理手段12は、入力画像メモリ15

3、画像合成回路154、画像拡大回路155、メイン画像補正回路156、パラメタ決定回路157、拡大画像メモリ159で構成され、入力画像メモリ153は、画像拡大回路155からの座標入力に対し、対応する画素値を出力する。

【0162】画像合成回路154は、拡大画像メモリ159およびメイン画像補正回路156に座標値を出力し、その結果として得られるそれぞれの回路からの画素データを演算し、座標値とともに演算結果の値をメイン画像メモリ158に出力する。この画像合成回路154の10 詳細な動作は、後に述べる。

【0163】画像拡大回路155は、デジタル演算回路、半導体メモリおよび周辺回路からなり、入力画像メモリ153内に蓄積されているデジタル画像データをメイン画像メモリ158の画素数に拡大処理し、拡大画像メモリ159に書き込む。この画像拡大回路155の詳細な動作は、後に述べる。

【0164】拡大画像メモリ159は、画像拡大回路によって拡大された入力画像を記録するための回路で、半導体メモリおよび周辺回路からなる。拡大画像メモリ159の容量は、メイン画像メモリと同じで、本実施例では、 $X \times Y$ の画素数を持ち、各画素にはGM階調の明度情報が格納される。20

【0165】また、表記を簡便にするため、拡大画像メモリの座標 (m, n) での画素値を $F_i(m, n)$ とする。ただし、 $0 \leq i < XM$ 、 $0 \leq j < YM$ 、 $0 \leq F_i(m, n) < GM$ 、また、 $m, n, F_i(m, n)$ は整数である。

【0166】メイン画像補正回路156は、デジタル演算回路、半導体メインおよび周辺回路で構成され、パラメタ決定回路157から入力するパラメタにより、メイン画像メモリ28内の画像データを変換し、画像合成回路154から入力する座標値に対応する画像データを画像合成回路154に出力する。このメイン画像補正回路156の詳細な動作は、後に述べる。30

【0167】本実施例では、記述を簡便にするため、メイン画像補正回路156での補正処理を関数を F_c で記述し、補正後の座標 $(k, 1)$ での画素値を $F_c(m, 1)$ とする。ただし、 $0 \leq k < XM$ 、 $0 \leq 1 \leq YM$ 、 $0 \leq F_c(k, 1) < GM$ 、また、 $k, 1, F_c(k, 1)$ 40 は整数とする。

【0168】パラメタ決定回路157は、デジタル演算回路、半導体メモリおよび周辺回路で構成され、拡大画像メモリ159とメイン画像メモリ158のそれぞれに蓄積されている画像データを比較し、補正パラメタをメイン画像補正回路156に出力する。このパラメタ決定回路157の詳細な動作は、後に述べる。

【0169】画像蓄積手段13は、メイン画像メモリ158で構成され、メイン画像メモリ158は、画像合成回路154から座標と画素値を入力し、入力した座標に50

対応するメモリ領域に画素値を書き込む。また、パラメタ決定回路157およびメイン画像補正回路156からの座標入力に対し、対応する画素値を、それぞれの回路に出力する。

【0170】以下に、図15を用いて、画像合成回路154、画像拡大回路155、メイン画像補正回路156、パラメタ決定回路157、の作用について、さらに詳細に述べる。

【0171】画像合成回路154について説明する。画像合成回路154は、図3に示す画像合成回路24と同様の構成・機能を持つもので、画像合成回路24と比較した場合、構成上、以下の点が異なる。

【0172】(1) 入力画像補正回路25の代わりに拡大画像メモリ159と接続されている。

(2) メイン画像補正回路26の代わりにメイン画像補正回路156と接続されている。

【0173】座標発生部は、第1の実施例で示したと同様に、画素切り替えパルス信号立ち上がり毎に、メイン画像メモリに存在する全座標値を、ラスタ順に順次発生する。

【0174】画像演算部は、画素切り替え信号がアクティブから非アクティブに変化した時点で、拡大入力メモリ159およびメイン画像補正回路156から、それぞれの画素値を入力し、それらの画素値に以下の演算を施し、その結果を画素切り替え信号が再度アクティブになるまでにメイン画像メモリ158に出力する。

【0175】

$$M = \alpha \times F_i + (1 - \alpha) \times F_c$$

$$\text{if } M \geq GM \text{ then } M = GM$$

ただし、

α は、予め定めた定数で、 $0 < \alpha < 1$

M は、メイン画像メモリ158に出力する画素値。

【0176】 F_i は、拡大画像メモリ159から入力する画素値。

【0177】 F_c は、メイン画像補正回路156から入力する画素値。

【0178】ただし、リセット信号がアクティブである間は、以下の演算、すなわち、拡大画像メモリ159からの入力のみをメイン画像メモリ158に書き込む処理を行う。

【0179】

$$M = F_i$$

$$\text{if } M \geq GM \text{ then } M = GM$$

画像拡大回路155について説明する。画像拡大回路155は、入力画像メモリ内の $(X1, Y1)$ 画素の画像データを、メイン画像メモリの画素数 (XM, YM) に拡大する処理を行う部分で、図16に示すように座標発生部161、座標縮小部162および補間演算部163で構成される。

【0180】座標発生部161は、フレーム切り替え倍

号が非アクティブになり、入力画像メモリに次のフレームの画像が入力された後、再度フレーム切り替え信号がアクティブになるまでに、上記画像合成回路 1 5 4 の座標発生部と同様に、拡大画像メモリ内の全ての画素の座標をラスタ順に発生し、座標縮小部 1 6 2 に順次出力するとともに、信号線 1 6 4 を介して拡大画像メモリ 1 5 9 に出力する。

【0 1 8 1】座標縮小部 1 6 2 は、座標発生部 1 6 1 から入力する各座標値に対して以下の処理を行い結果値を補間演算部 1 6 3 に出力する。

【0 1 8 2】

$$(x', y') = (a \cdot x, b \cdot y)$$

ただし、 a 、 b は、拡大率を示す浮動小数点型の定数で、以下の計算により算出される。

$$a = X I / X M$$

$$b = Y I / Y M$$

x 、 y は、座標発生部 1 6 1 から入力する整数の座標値。 x' 、 y' は、補間演算部 1 6 3 に出力する浮動小数点型の座標値。補間演算部 1 6 3 は、第 1 の実施例における補間演算部 5 2 と同様の以下の処理を、座標縮小部 1 6 2 から入力する各座標値について行う。

【0 1 8 3】すなわち、

$$M_i = F(x', y')$$

ただし、 (x', y') は、座標縮小部 1 6 2 から入力する座標値。 M_i は、信号線 1 6 5 を介して拡大画像メモリ 1 5 9 に出力する計算結果。 $F(x', y')$ は、各座標値 (x', y') に対して、第 1 の実施例で示した、「3 次補間法」「双線形補間法」「再近傍法」のいずれかの方法を用いて、入力画像メモリ 1 5 3 の画像データの演算を行うことを意味する。図 1 6 の信号線 1 6 6 は、この演算の際に、入力画像メモリ 1 5 3 に必要な画素の座標値を出力するためのもので、信号線 1 6 8 は、信号線 1 6 6 から出力した座標値に対する画素値を入力するためのものである。

$$(x', y', 1) = (x, y, 1)$$

【0 1 9 2】ただし、行列要素 p_a 、 p_b 、 p_c 、 p_d 、 p_e 、 p_f は、パラメタ決定回路 1 5 7 から入力するアフィン変換係数。 (x, y) は、画像合成回路 1 5 4 から入力する座標値。 (x', y') は、補間演算部 1 7 3 に出力する座標値。

【0 1 9 3】補間演算部 1 7 3 は、第 1 の実施例における補間演算部 5 2 と同様の、以下の作用を行う。

(3) アフィン変換部 1 7 2 から上記処理結果の座標値を入力する。

(4) 入力した座標値に対して、画素切り替え信号が

【0 1 8 4】以上の画像拡大回路 1 5 5 における処理の結果、フレーム切り替え信号が非アクティブになった時点から、再度フレーム切り替え信号がアクティブになるまでの期間に、入力画像メモリの画像をメイン画像メモリの画素数に拡大した画像が、拡大画像メモリ 1 5 9 内に作成される。

【0 1 8 5】次にメイン画像補正回路 1 5 6 の説明を行う。メイン画像補正回路 1 5 6 は、図 1 7 に示すように画像バッファ 1 7 1 とアフィン変換部 1 7 2 および補間演算部 1 7 3 で構成され、第 1 の実施例における入力画像補正回路 2 5 と同様なアフィン変換をメイン画像に対して行う。

【0 1 8 6】画像バッファ 1 7 1 は、メイン画像メモリ 1 5 8 と同容量の画像メモリで、同期信号 1 6 0 のフレーム切り替え信号が非アクティブになった時点から、再度アクティブになるまでの間に、メイン画像メモリの内容全部を複写する。

【0 1 8 7】また、画像バッファ 1 7 1 は、補間演算部 1 7 3 から入力した座標値に対応する画素の値を補間演算部 1 7 3 に出力する。

【0 1 8 8】アフィン変換部 1 7 2 は、第 1 の実施例におけるアフィン変換部 5 1 と同様の、以下の処理を行う。

【0 1 8 9】(1) 同期信号 1 6 0 のフレーム切り替え信号が立ち上がってから、画素切り替え信号が立ち上がるまでに、パラメタ決定回路 1 5 7 から信号線 1 7 5 を介してアフィン変換係数を入力する。

【0 1 9 0】(2) 画素切り替え信号が立ち上がる毎に、画像合成回路 1 5 4 から信号線 1 7 7 を介して入力する座標値を、以下の数式 1 5 により変換して、補間演算部 1 7 3 に出力する。

【0 1 9 1】

【数 1 5】

$$\begin{bmatrix} P_a & P_d & 0 \\ P_b & P_e & 0 \\ P_c & P_f & 1 \end{bmatrix}$$

アクティブである期間に以下の画素補間演算処理を行い、得られた結果を信号線 1 7 6 を介して画像合成回路 1 5 4 に出力する。

【0 1 9 4】

$$M_i = F(x', y')$$

ただし、 (x', y') は、アフィン変換部 1 7 2 から入力する座標値。 M_i は、信号線 1 7 6 を介して画像合成回路拡大画像メモリ 1 5 4 に出力する、計算結果。 $F(x', y')$ は、各座標値 (x', y') に対して、第 1 の実施例で示した、「3 次補間法」「双線形補間

法」「再近傍法」のいずれかの方法を用いて、画像バッファ171の画像データに対して演算を行うことを意味する。

【0195】上記の処理により、このメイン画像補正回路156は、メイン画像メモリ158の画像データを、パラメタ決定回路157からのパラメタによってアフィン変換し、画像合成回路154に出力する。ただし、同期手段150から発せられるリセット信号がアクティブである際は、メイン画像補正回路156は処理を行わない。

【0196】次にパラメタ決定回路157の説明を行う。パラメタ決定回路157は、図18に示すように、ベクトル検出部181、係数計算部182、ベクトルバッファ183で構成され、同期手段150からの同期信号160に同期して処理を行う。

【0197】ベクトルバッファ183は、第1の実施例におけるベクトルバッファ76と同様に、K個の代表点の座標値と各代表点における動きベクトル値を、表1に示すような表形式で蓄積するための一時的な記憶手段で、半導体メモリと周辺回路で構成される。ベクトルバッファ183は、ベクトル検出部181によって書き込み/読み出しが行われ、係数計算部182によって読み出される。

【0198】ベクトル検出部181では、メイン画像メモリ内158の画像データと、拡大画像メモリ159内の画像データを比較し、メイン画像中に設定した複数の代表点における動きベクトルを求める。

【0199】代表点決定部について説明する。本実施例では、メイン画像中にK個の代表点を取り、これらの代表点の座標を、

$$(x_i, y_i)$$

ただし、

$$i = 0 \sim (K-1)$$

$$0 \leq x_i < X1, 0 \leq y_i \leq Y1$$

とする。

【0200】代表点の座標決定の方法は、第1の実施例のベクトル検出部71と同様に、

(1) 対象画像によらず、予め決定して、その座標値をベクトルバッファ183の「代表点座標」の項に書き込んでおく。または、(2) フレーム切り替え信号が非アクティブにである期間に、第1の実施例と同様の方法により、メイン画像メモリの画から代表点の座標を決定し、その都度ベクトルバッファに記入する。ただし、リセット信号がアクティブである場合は、上記の処理は行わない。

【0201】次にベクトル計算部を説明する。以上の処理で求めたメイン画像中の各代表点 (x_i, y_i) に対する、拡大画像中の画像の対応点

$$(x'_i, y'_i), i = 0 \sim (K-1)$$

または動きベクトル

$$(v_{xi}, v_{yi}) = (x'_i - x_i, y'_i - y_i), i = 0 \sim (K-1)$$

を、第1の実施例と同様に、ブロックマッチングまたは濃度勾配法のいずれかの方式によって求め、結果をベクトルバッファ183の「動きベクトル」の項に書き込む。

【0202】第1の実施例との違いは以下の通りである。すなわち、第1の実施例では、図11に示すように、入力画像の原点(左上)をメイン画像の座標

(X_0, Y_0) と対応させた後、各代表点での動きベクトルを検出していたが、本実施例では、拡大画像とメイン

画像の画素数が等しいため、拡大画像との原点をメイン画像の原点に常時対応させて動きベクトルの計算処理を行う。

【0203】次に、係数計算部182を説明する。係数計算部182は、ベクトル検出部181による以上の処理の結果としてベクトルバッファ183に記録された、各代表点 (x_i, y_i) に対する動きベクトル (v_{xi}, v_{yi}) から、第1の実施例に示した、最小二乗法、偏微分方程式による方法のいずれかの処理により、パラメタ

$(p_x, p_y, p_z, p_w, p_u, p_v)$ を計算し、信号線184を介してメイン画像補正回路156に送出する。

【0204】ベクトル検出部181および係数計算部182は、上記の処理を、同期手段20から発生するフレーム切り替え信号がアクティブになった時点から、画素切り替え信号がアクティブになるまでの期間に行う。

【0205】ただし、同期手段150から発せられるリセット信号がアクティブである際は、パラメタ決定回路157は処理を行わない。

【0206】＜第2の実施例の全体的な説明＞以上に述べたような動作を行う各回路を用いて、以下の順に処理を行うことにより、時間的に連続して入力した画像(以下フレーム)を拡大・合成し、入力画像より高解像度の画像をメイン画像メモリ内に構成することを説明する。

【0207】すべての処理は、同期手段150から、信号線160を介して出力される同期信号に同期して行われる。同期信号には、第1の実施例の図12に示すと同様に、

- (1) リセット信号
- (2) フレーム切り替え信号
- (3) 画素切り替え信号

の3種類が存在する。

【0208】この図12に示す同期信号に沿って、各部の動作を説明する。

【0209】期間(1)：リセット信号がアクティブになり、フレーム切り替え信号がアクティブになるまでに、以下の処理が行われる。

[1] メイン画像メモリ158は、メモリの全内容をクリアする。すなわち、全てのメイン画像メモリ内の画素値を0に書き換える。

[2] 画像入力手段11は、1フレーム分の画像デー

タを入力画像メモリ 153 に書き込む。

【3】 画像拡大回路 155 は、上記【2】の処理により入力画像メモリ 153 に書き込まれた画像を拡大・補間し、拡大画像メモリ 159 内に書き込む。

【0210】期間(2)：リセット信号および、第1フレームを示すフレーム切り替え信号アクティブで、かつ、第1画素を示す画素切り替え信号がアクティブになるまでは、特に処理は行わない。

【0211】期間(3)：リセット信号がアクティブの間で、画素切り替えパルスがアクティブになる毎に、画像合成回路 154 は、拡大画像メモリ 159 に記録された画像をラスト順にメイン画像メモリ 28 に書き込む。

【0212】以上の「期間(1)～期間(3)」で行う処理の結果として、メイン画像メモリ 158 の画素数に拡大された入力画像が、メイン画像メモリ 158 に書き込まれる。

【0213】リセット信号が非アクティブになった後は、以下の処理が繰り返し実行される。

【0214】期間(4)：フレーム切り替え信号が非アクティブになった時点から、再度アクティブになるまでの期間には以下の処理が行われる。

【1】 画像入力手段 11 は、次の1フレーム分の画像データを入力画像メモリ 153 に書き込む。

【2】 画像拡大回路 155 は、入力画像メモリ 153 に記録された画像を拡大補間処理し拡大画像メモリ 159 に書き込む。

【3】 メイン画像補正回路 156 は、メイン画像メモリの内容を、画像バッファ 171 に複写する。

【4】 パラメタ決定回路 157 は、必要ならばメイン画像から代表点を選択し、座標値をベクトルバッファ 183 に書き込む。

【0215】期間(5)：リセット信号が非アクティブの状態、フレーム切り替え信号がアクティブになった時点から、画素切り替え信号がアクティブになるまでの間には以下の処理が行われる。

パラメタ決定回路 157 は、拡大画像メモリ 159 に記録された次のフレームの拡大画像とメイン画像メモリ 158 に記録されている、いままでに作成された画像とのマッチングを行い、パラメタ ($p_1, p_2, p_3, p_4, p_5, p_6$) を計算し、メイン画像補正回路 156 に出力する。

【0216】期間(6)：リセット信号が非アクティブの間で、画素切り替えパルスがアクティブになる毎に、画像合成回路 154 は、拡大画像メモリ 159 内の画像と、メイン画像補正回路 156 を介して入力したメイン画像を合成し、ラスト順にメイン画像メモリ 28 に書き込む。

【0217】これらの画像毎の処理を、タイムチャートで示すと、図 19 の通りである。図 19 において、左端の項目に付した番号は、以下の信号を伝達する信号線を

示す。

160：同期手段 150 から出力される同期信号 160 の内、画素切り替えパルス信号。

177：画像合成回路 154 からメイン画像補正回路 156 に出力される座標値。

191：画像合成回路 154 から拡大画像メモリ 159 に出力される座標値。

176：メイン画像補正回路 156 から画像合成回路 154 に出力される画素値。

192：拡大画像メモリ 159 から画像合成回路 154 に出力される画素値。

193：画像合成回路 154 からメイン画像メモリ 158 に出力される座標値および画素値。

【0218】また、図 19 において、一座標 1-、一画素 1-、一結果 1-などは、各信号線での値が確定していることを示すもので、x は、各信号線での値が不定であることを示すものである。図 19 中の【1】、

【2】、・・・は、下記の処理を行う時期を示す。

【0219】【1】 画像合成回路 154 は、同期信号 160 の画素切り替え信号の立ち上がりを検出して、座標値を信号線 177、191 を介してメイン画像補正回路 156 および拡大画像メモリ 159 に出力する。また、同じ座標値を信号線 193 を介してメイン画像メモリに出力する。

【0220】【2】 拡大画像メモリ 159 は、信号線 191 を介して入力した座標に対応する画素データを、画素切り替え信号の立ち下がりまでに画像合成回路 154 に信号線 192 を介して出力する。

【0221】【3】 メイン画像補正回路 156 は、パラメタ決定回路 157 から入力したパラメタに基づいて、信号線 177 を介して入力した座標に対応する画素データを画像バッファ 171 の画像データから計算し、画素切り替え信号の立ち下がりまでに画像合成回路 154 に信号線 176 を介して出力する。

【0222】上記【1】、【2】、【3】の結果、この結果画素切り替え信号の立ち下がりでは、座標値(177、192、193)および画素値(176、192)が確定となる。

【0223】【4】 画像合成回路 154 は、画素切り替え信号の立ち下がりを検出し、拡大画像メモリ 159 およびメイン画像補正回路 156 から信号線 192、176 を介して入力した画素データを演算処理し、演算結果を、次の同期信号の立ち上がりまでに、メイン画像メモリ 158 に、信号線 193 を介して出力する。

【0224】【5】 この結果、画素切り替え信号の立ち上がりでは、信号線 193 上で座標値および演算結果が確定となるため、メイン画像メモリ 158 は、画素切り替え信号の立ち上がりで、画像合成回路 154 から入力する座標値に対応する画素に、画素値を書き込む。

【0225】以上の「期間(4)～期間(6)」で行う

処理により、メイン画像メモリ 158 には、画像入力手段 11 から時間的に連続して入力したフレームの内、最後に入力したフレームの拡大画像を、それまでに入力したフレームの画像の情報によって補間・補正処理した画像が作成される。この様子を模式的に示すと図 20 のようになる。

【0226】図 20 で、A、N、M は、座標に対する変換処理を示しており、A は、アフィン変換、N は変換なし、M は拡大処理を示す。また、 i_0 、 i_1 、 i_2 は、時間順に入力する画像を、 im_0 、 im_1 、 im_2 は、

入力した画像 i_0 、 i_1 、 i_2 を拡大処理した画像を、 m_0 、 m_1 、 m_2 は、メイン画像メモリ上に作成される画像を示す。

【0227】第 0 フレームの処理は、リセット信号がアクティブの際に行われるもので、入力画像 i_0 を拡大した画像 im_0 がメイン画像メモリに画像 m_0 として記録される。

【0228】第 1 フレームでは、次の入力画像 i_1 を拡大した画像 im_1 と、第 0 フレームで作成された画像 m_0 が合成され、画像 m_1 としてメイン画像メモリ上に作成されるが、この際、 im_1 は座標変換されず、 m_0 が im_1 に合わせるべくアフィン変換により座標変換されているため、画像 im_1 を画像 m_0 で補間・補正した画像 m_1 が作成される。

【0229】第 2 フレームでは、第 1 フレームでの処理で作成された画像と同様に、次の入力画像 i_2 を拡大した画像 im_2 を、第 1 フレームで作成された画像 m_1 で補間・補正した画像 m_2 がメイン画像メモリ上に作成される。

【0230】これらの処理の際、以前の画像の情報が次の画像に寄与する場合は、画像合成回路 154 での処理における定数 α を変化させることで制御可能である。

【0231】＜第 3 の実施例＞上記第 2 の実施例では、拡大画像メモリ 159 の画像を中心に、メイン画像メモリ 158 の画像を合成することにより、時間的に一番最後に入力した画像を以前に入力した画像で補正・補間していたが、図 21 のような構成をとり、メイン画像を中心に、拡大画像を合成するようにすることにより、最初（システムリセット時）に入力した画像を補間・補正することも可能である。この第 3 の実施例として入力画像補正が可能な画像処理装置を以下に説明する。

【0232】図 21 において、同期手段 210、入力画像メモリ 213、画像拡大回路 215、拡大画像メモリ 219、画像合成回路 214、拡大画像補正回路 216、パラメタ決定回路 217 およびメイン画像メモリ 218 は、それぞれ第 2 の実施例での同期手段 15、入力画像メモリ 153、画像拡大回路 155、拡大画像メモリ 159、画像合成回路 154、メイン画像補正回路 156、パラメタ決定回路 157 およびメイン画像メモリ 158 と同様の回路で、以下に示すように、同様の仕様

を持ち、同様の動作を行う。

【0233】入力画像メモリ 213 は、画像拡大回路 215 からの座標入力に対し、対応する画素値を出力する。

【0234】画像合成回路 214 は、第 2 の実施例と同様に、同期信号の画素切り替え信号の立ち上がり毎に、拡大画像補正回路 216 およびメイン画像メモリ 218 に、メイン画像メモリの全座標をラスト順に順次出力し、画素切り替え信号立ち下がり時に、その結果として得られるそれぞれの回路からの画素値に対して以下の演算を施し、画素切り替え信号が再度立ち上がるまでに、座標値とともに演算結果の値をメイン画像メモリ 218 に出力する。

【0235】

$$M = \alpha \times F_1 + (1 - \alpha) \times F_2$$

if $M \geq GM$ then $M = GM$

ただし、 α は、予め定めた定数で、 $0 < \alpha < 1$

M は、メイン画像メモリ 158 に出力する画素値。 F_1 は、拡大画像補正回路 216 から入力する画素値。 F_2 は、メイン画像メモリ 218 から入力する画素値。

【0236】ただし、リセット信号がアクティブである間は、以下の演算、すなわち、拡大画像補正回路 216 からの入力のみをメイン画像メモリ 218 に書き込む処理を行う。

【0237】

$$M = F_1$$

if $M \geq GM$ then $M = GM$

画像拡大回路 215 は、第 2 の実施例と同様に、入力画像メモリ 213 内に蓄積されているデジタル画像データをメイン画像メモリ 218 の画素数に拡大補間し、拡大画像メモリ 219 に書き込む処理を、フレーム切り替え信号非アクティブである期間に行う。

【0238】拡大画像メモリ 219 は、画像拡大回路によって拡大された入力画像が書き込まれ、拡大画像補正回路 216 によって読み出される、メイン画像メモリと同じ画素数を持つ画像バッファである。

【0239】拡大画像補正回路 216 は、図 22 に示すように、パラメタ決定回路 217 から入力するパラメタ (p_1 , p_2 , p_3 , p_4 , p_5 , p_6) により、拡大画像メモリ 219 内の画像データをアフィン変換し、画像合成回路 214 から入力する座標値に対応する画素データを画像合成回路 214 に出力する回路で、内部構成および処理方式は第 1 の実施例におけるメイン画像補正回路 156 と比較した場合、以下の点を除き、同様である。

【0240】(1) メイン画像の代わりに拡大画像を変換する。そのため、補間演算部 223 は、拡大画像メモリ 219 に接続される。また、拡大画像メモリの画像を直接参照すればよく、画像バッファは必要ない。

【0241】(2) 同期手段 210 から発せられるリセット信号がアクティブである際は、拡大画像補正回路

216は変換処理を行わず、画像合成回路214からの座標入力に対し、拡大画像メモリの対応する画素値をそのまま出力する。

【0242】すなわち、この期間は、

・アフィン変換部222は画像合成回路214から入力した座標値をそのまま補間演算部223に出力する。

・補間演算部223では、アフィン変換部222から入力した座標値に対して、以下の処理を行う。

【0243】 $F_i = F_i(x, y)$

ただし、 F_i は、画像合成回路214に出力する画素値。 (x, y) は、アフィン変換部222から入力する座標値。 $F_i(x, y)$ は、拡大画像メモリの、座標 (x, y) に対応する画素値。

【0244】パラメタ決定回路217は、フレーム切り替え信号が立ち上がってから、画素切り替え信号が立ち上がるまでに、拡大画像メモリ219およびメイン画像メモリ218のそれぞれに蓄積されている画像データを比較し、補正パラメタ $(p_x, p_y, p_z, p_w, p_h, p_v)$ を拡大画像補正回路216に出力する。

【0245】この際、第2の実施例との相違は、第2の実施例では、メイン画像上に代表点を取り、拡大画像とのマッチングを行っていたが、本実施例では、拡大画像上に代表点を設定し、メイン画像とのマッチング処理を行う点のみである。

【0246】メイン画像メモリ218は、画像合成回路214から座標と画素値を入力し、入力した座標に対応するメモリ領域に画素値を書き込む。また、パラメタ決定回路217からの座標入力に対し、対応する画素値を出力する。

【0247】以上の構成を持つ装置による、第2の実施例と同様の処理により、メイン画像には、画像入力手段11から時間的に連続して入力したフレームの内、最初に入力したフレームの拡大画像を、以後に入力したフレームの画像の情報によって補間・補正処理した画像が作成される。

【0248】この様子を模式的に示すと図23のようになる。図23で、A、N、Mは、座標に対する変換処理を示しており、Aは、アフィン変換、Nは変換なし、Mは拡大処理を示す。

【0249】また、 i_0, i_1, i_2 は、順に入力する画像を、 im_0, im_1, im_2 は、入力した画像 i_0, i_1, i_2 を拡大処理した画像を、 m_0, m_1, m_2 は、メイン画像メモリ上に作成される画像を示す。

【0250】第0フレームの処理は、リセット信号がアクティブの際に行われるもので、入力画像 i_0 を拡大した画像 im_0 がメイン画像メモリに画像 m_0 として記録される。

【0251】第1フレームでは、次の入力画像 i_1 を拡大した画像 im_1 と、第0フレームで作成された画像 m_0 が合成され、画像 m_1 としてメイン画像メモリ上に作

成されるが、この際、 m_0 は座標変換されず、 im_1 が m_0 に合わせるべくアフィン変換により座標変換されているため、画像 m_0 を画像 im_0 で補間・補正した画像 m_1 が作成される。

【0252】第2フレームでは、第1フレームでの処理で作成された画像と同様に、次の入力画像 i_2 を拡大した画像 im_2 により、第1フレームで作成された画像 m_1 を補間・補正した画像 m_2 がメイン画像メモリ上に作成される。

10 【0253】＜第4の実施例＞上記第2および第3の実施例では、パラメタ決定回路において、メイン画像メモリと拡大画像メモリ159の画像を比較し、変換パラメタを決定していたが、図24、図25に示すような構成をとることにより、パラメタ決定の処理量を軽減することが可能である。この縮小マッチングを行う画像処理装置を第4の実施例として以下に説明する。

【0254】図24は第2の実施例を、図25は、第3の実施例を変更したものであるが、これらの実施例と第2、第3の実施例との相違は以下の項目である。

20 【0255】すなわち、パラメタ決定回路において、第2、第3の実施例においては、拡大画像メモリとメイン画像メモリの比較を行っていたが、本実施例では、入力画像メモリと、メイン画像を縮小した画像が記録されている縮小画像メモリとの比較を行う点である。

【0256】このため本実施例では、拡大画像メモリおよび画像拡大回路を削減し、縮小画像メモリ249、259および画像縮小回路242、252を新設している。これらの回路の作用を以下に示す。

30 【0257】まず縮小画像メモリについて説明する。縮小画像メモリ249、259は、メイン画像メモリに作成された画像を入力画像メモリと同じ画素数に縮小した画像を蓄積するための画像バッファで入力画像メモリと同じ画素数を持つ。また、縮小画像メモリは、パラメタ決定回路247、257からの座標入力により、対応する画素値を出力する。

【0258】次に画像縮小回路について説明する。画像縮小回路242、252は、メイン画像メモリ内の (X_M, Y_M) 画素の画像データを、入力画像メモリの画素数 (X_I, Y_I) に縮小する処理を行う部分で、図26に示す様に座標発生部261、座標拡大部262および補間演算部263で構成される。

【0259】座標発生部261は、同期手段からのフレーム切り替え信号立ち下がりから、再度フレーム切り替え信号が立ち上がるまでの期間に、縮小画像メモリ内の全ての画素の座標をラスト順に発生し、座標拡大部262に順次出力するとともに、同じ座標値を縮小画像メモリ249/259に出力する。

50 【0260】座標拡大部262は、座標発生部261から入力する各座標値に対して以下の処理を行い、結果値を補間演算部263に出力する。

【0261】 $(x', y') = (a \cdot x, b \cdot y)$

ただし、 a, b は、縮小率を示す浮動小数点型の定数で、以下の計算により算出される。

$$a = XM / XI$$

$$b = YM / YI$$

x, y は、座標発生部261から入力する整数の座標値。 x', y' は、補間演算部263に出力する浮動小数

$$Mi = \sum_m \sum_n a(m-x', n-y') \cdot I(m, n)$$

ただし、 (m, n) は、座標拡大部262から入力する座標値 (x', y') の近傍の整数座標値で、以下の範囲の整数値である。

$$x' - (a/2) < m < x' + (a/2)$$

$$y' - (b/2) < n < y' + (b/2)$$

Mi は、縮小画像メモリ249/259に出力する、計算結果。

$a(m-x', n-y')$ は、画素値 $I(m, n)$ に対する重みで、例えば以下の式のように座標 (x', y') と (m, n) の2次元距離で決定される、総和が1である浮動小数点型の数値である。

$$b(m-x', n-y') = (m-x')^2 + (n-y')^2$$

$$c = \sum_m \sum_n b(m-x', n-y')$$

$$a(m-x', n-y') = b(m-x', n-y') / c$$

【0264】以上の画像縮小回路242、252における処理の結果、フレーム切り替え信号立ち上がりから再度立ち上がるまでの期間に、メイン画像メモリ内の画像が入力画像メモリの画素数に縮小された画像が、縮小画像メモリ249/259内に作成される。

【0265】次にパラメタ決定回路について説明する。パラメタ決定回路247/257は、フレーム切り替え信号が立ち上がってから、画素切り替え信号が立ち上がるまでの期間に、入力画像メモリと縮小画像メモリのそれぞれに蓄積されている画像データを比較し、補正パラメタ($p_1, p_2, p_3, p_4, p_5, p_6$)をメイン画像補正回路246または入力画像補正回路255に出力する。

【0266】この際、第2、第3の実施例との相違は、それぞれ、マッチングする画素数が異なる。すなわち、第2、第3の実施例では、メイン画像メモリの画素数(XM, YM)の画素に対して処理を行っていたのに対

点型の座標値。

【0262】補間演算部263は、座標拡大部262から入力した各座標値について、例えば以下のような重み付き平均演算を行う。

【0263】

【数16】

し、本実施例では、入力画像メモリの画素数(XI, YI)の画像に対してのみ処理を行えば良いため、計算量が減少される点である。

【0267】＜第5の実施例＞上記の各実施例においては、パラメタ決定回路において、画像処理のみでパラメタを決定していたが、図27に示すように、画像入力手段11において、ジャイロ271を装備し、オペレータが画像入力手段を持ち、パン操作等で移動する際の動きに応じた移動パラメタをパラメタ決定回路に出力し、パラメタ決定回路は、ジャイロから入力するカメラ移動量により、補正パラメタの決定の処理量を軽減することが可能である。以下にジャイロを利用した、本発明に係る画像処理装置を第5の実施例として説明する。

【0268】図27は、第1の実施例におけるパノラマ画像生成装置の画像入力手段11にジャイロ装置を装備したもので、本実施例では、ジャイロ装置は、画像入力手段11のCCD撮像面に対する平行移動速度($j_1,$

j, j_0 をパラメタ決定回路に出力する。

【0269】パラメタ決定回路では、ジャイロ装置から得られるカメラの平行移動速度 (j_1, j_2) を、パラメタ決定回路 27 のベクトル検出部におけるブロックマッチングの際に、ベクトル検索範囲 v_1, v_2 を減少させることが可能で、例えば、以下の方法により、検索範囲を $1/4$ にすることが可能である。

【0270】

$M_1 = -M, M_2 = M, N_1 = -N, N_2 = N$

if ($j_1 > 0$) then $M_1 = 0$

if ($j_1 \leq 0$) then $M_2 = 0$

if ($j_2 > 0$) then $N_1 = 0$

if ($j_2 \leq 0$) then $N_2 = 0$

とし、検索範囲を

$M_1 \leq v_1 \leq M_2, N_1 \leq v_2 \leq N_2$

とすることにより、検索範囲は、 v_1 が M 画素、 v_2 が N 画素となり、第 1 の実施例に示す方式では合計 ($2M \times 2N$) 画素の範囲の検索が必要であったのに対し、本実施例では、($N \times N$) 画素のみの検索でよくなる。

【0271】また、本実施例では第 1 の実施例にジャイロ装置を装備する例について示したが、第 2、第 3、第 4 の実施例においても同様に、ジャイロ装置を画像入力手段に装備することにより、パラメタ決定回路での処理量の軽減が可能である。

【0272】<第 6 の実施例>上記の各実施例においては、入力画像は、画像入力手段 11 を操作するオペレータのカメラ移動によって変化していたが、図 28 に示すように、画像入力手段 11 を能動的に移動させることにより、オペレータが画像入力手段を固定していた場合でも、パノラマ画像または高解像度の画像を入力することが可能である。以下に第 6 の実施例として説明する。図 28 (a) は、本実施例での画像入力手段の正面図で、図 28 (b) は、側面断面図である。

【0273】281 は画像入力手段における CCD 撮像部で、CCD 素子および周辺回路で構成され、信号線によって A/D 変換部に接続される。CCD 撮像面は、図 28 (a) では、正面に、図 28 (b) では左面に位置する。

【0274】282 は外殻で、プラスチックや金属で構成される。283 は CCD 撮像部 281 と外殻 282 を物理的に結合するための振動素子で、圧電素子またはバネなどで構成される。

【0275】本実施例における画像入力手段において、振動素子が圧電素子の場合、圧電素子は、電源からの交流電圧により、常時振動している。この際、外殻をオペレータが固定して持つのみで、圧電素子の振動により CCD 撮像部には振動範囲での複数種の画像が連続して入力され、これを上記の実施例における入力処理手段に順次入力することにより、振動範囲での高解像度画像がメイン画像メモリ上に作成される。

【0276】また、振動子がバネの場合、外角をオペレータが持ち、最初に微小振動を与えることにより、バネが振動する期間、その振動範囲での画像が連続して入力され、これを上記の実施例における入力処理手段に順次入力することにより、振動範囲での高解像度画像がメイン画像メモリ上に作成される。

【0277】<第 7 の実施例>上記第 2 の実施例における入力処理手段を、図 29 に示す様に、高解像度表示装置に接続することにより、低解像度の動画を高解像度化することが可能である。以下に第 7 の実施例として説明する。

【0278】第 29 図における高解像度画像表示装置は、動画供給手段 291、入力処理手段 292、画像蓄積手段 293 および画像表示手段 294 で構成される。

【0279】動画供給手段 291 は、動画すなわち時間的に連続した複数の画像を、第 2 の実施例の画像入力手段と同様の形式のデジタルデータとして入力処理手段 292 に出力するもので、たとえば NTSC の信号をフレーム毎にデジタイズする装置等で構成される。

【0280】入力処理手段 292 および画像蓄積手段 293 は、第 2 の実施例と同様の装置である。画像表示手段 294 は、動画供給手段 291 で供給される画像の画素数よりも多い画素数の画像を表示可能な装置で、入力処理手段 292 の一回のフレーム処理毎に、画像蓄積手段 293 の画像をそのまま表示する。例えばハイビジョン表示装置などで構成される。

【0281】本装置によれば、動画供給手段 291 から入力する動画に、第 2 の実施例における処理を施し、画像表示手段 294 に出力することにより、少ない画素の動画から、多い画素の動画を、表示することが可能である。

【図面の簡単な説明】

【図 1】第 1 の実施例の構成図

【図 2】本発明の画像生成装置の構成図

【図 3】第 1 の実施例における画像合成回路の構成図

【図 4】座標発生部の処理を示すフローチャート

【図 5】第 1 の実施例における入力画像補正回路の構成図

【図 6】第 1 の実施例におけるメイン画像補正回路の構成図

【図 7】第 1 の実施例におけるパラメタ決定回路の構成図

【図 8】第 1 の実施例におけるメイン画像と入力画像との関係を説明するための図

【図 9】パラメタ決定回路での代表点の例を示す図

【図 10】代表点の選択方法を説明するための図

【図 11】ブロックマッチングを説明するための図

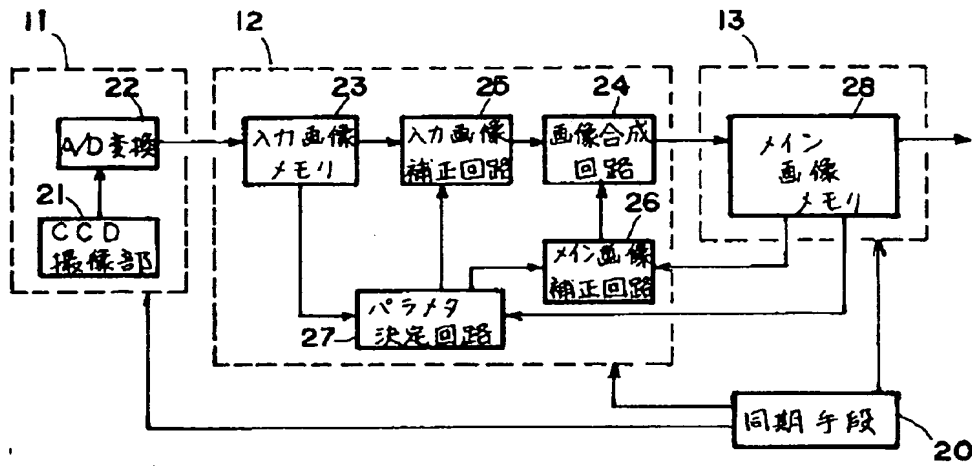
【図 12】同期信号の関係を説明するための図

【図 13】画素毎の処理を説明するための図

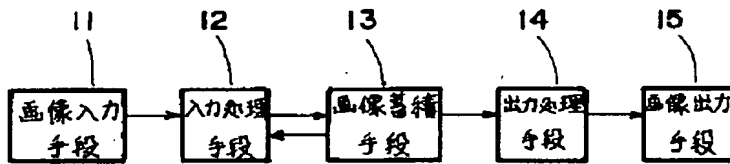
【図 14】第 1 の実施例における処理結果を例示した図

【図15】第2の実施例の構成図	75	原点バッファ
【図16】第2の実施例における画像拡大回路の構成図	76	ベクトルバッファ
【図17】第2の実施例におけるメイン画像補正回路の構成図	150	同期手段
【図18】第2の実施例におけるパラメタ決定回路の構成図	153	入力画像メモリ
【図19】第2の実施例における画素処理の処理を説明するための図	154	画像合成回路
【図20】第2の実施例における処理を模式的に説明するための図	155	画像拡大回路
【図21】第3の実施例の構成図	156	メイン画像補正回路
【図22】第3の実施例における拡大画像補正回路の構成図	157	パラメタ決定回路
【図23】第3の実施例における処理を模式的に説明するための図	158	メイン画像メモリ
【図24】第4の実施例の構成図	10 161	座標発生部
【図25】第4の実施例の構成図	162	座標縮小部
【図26】第4の実施例における画像縮小回路の構成図	163	補間演算部
【図27】第5の実施例の構成図	171	画像バッファ
【図28】第6の実施例における画像入力手段の構成図	172	アフィン変換部
【図29】第7の実施例の構成図	173	補間演算部
【図30】代表点の例を示す図	181	ベクトル検出部
【符号の説明】	182	係数計算部
11 画像入力手段	183	ベクトルバッファ
12 入力処理手段	210	同期手段
13 画像蓄積手段	213	入力画像メモリ
14 出力処理手段	214	画像合成回路
15 画像出力手段	215	画像拡大回路
20 同期手段	216	拡大画像補正回路
21 CCD撮像部	217	パラメタ決定回路
22 A/D変換	218	メイン画像メモリ
23 入力画像メモリ	219	拡大画像メモリ
24 画像合成回路	222	アフィン変換部
25 入力画像補正回路	223	補間演算部
26 メイン画像補正回路	240	同期手段
27 パラメタ決定回路	30 252	画像縮小回路
28 メイン画像メモリ	253	入力画像メモリ
31 座標発生部	254	画像合成回路
32 画素演算部	255	入力画像補正回路
51 アフィン変換部	257	パラメタ決定回路
52 補間演算部	258	メイン画像メモリ
61 画像バッファ	261	座標発生部
62 座標演算部	262	座標拡大部
71 ベクトル検出部	263	補間演算部
72 係数計算部	271	ジャイロ
73 パラメタ分割部	40 281	CCD撮像部
	282	外殻
	283	振動素子
	291	動画供給手段
	292	入力処理手段
	293	画像蓄積手段
	294	画像表示手段

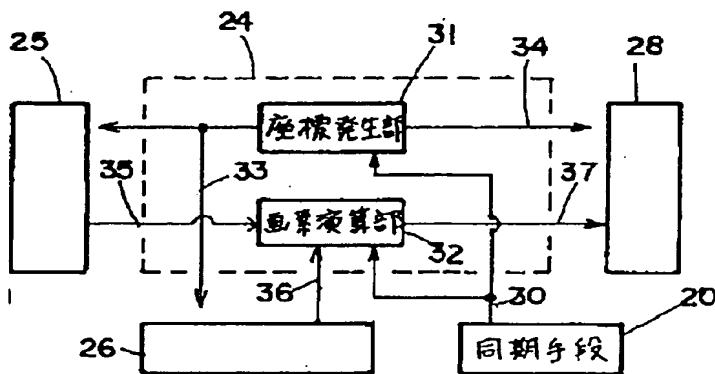
【図 1】



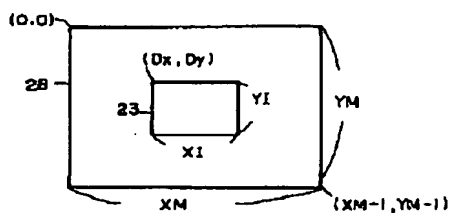
【図 2】



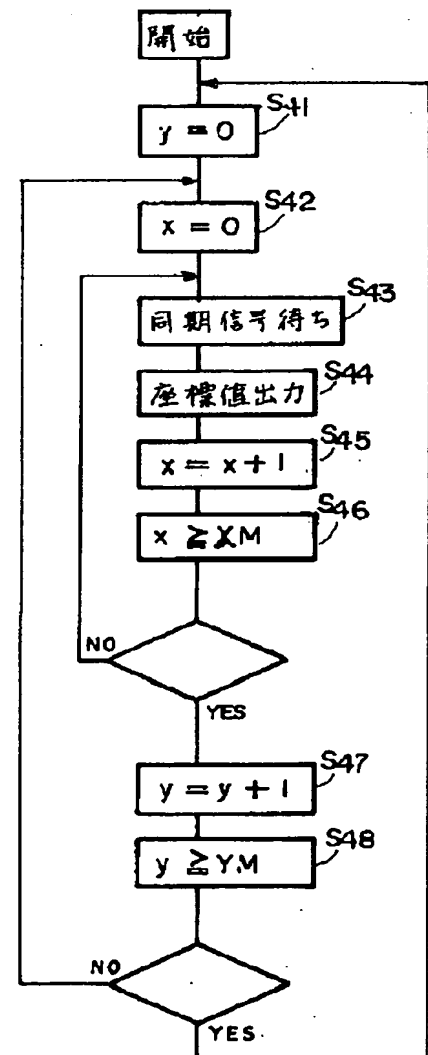
【図 3】



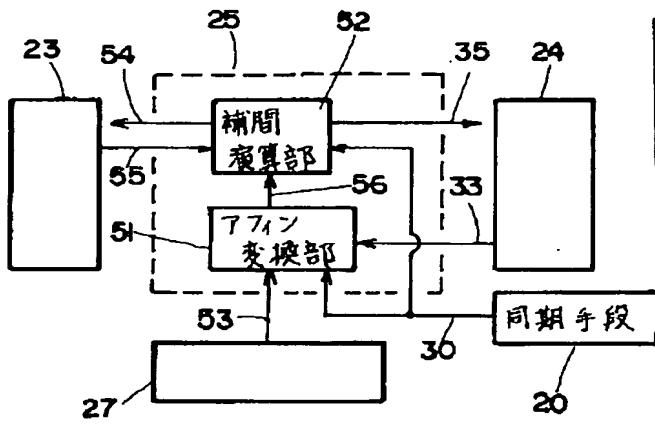
【図 8】



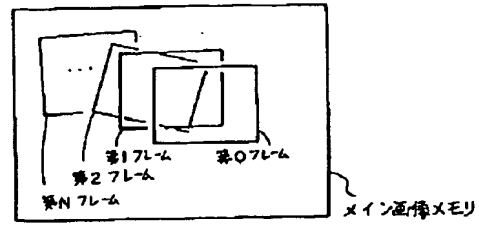
【図 4】



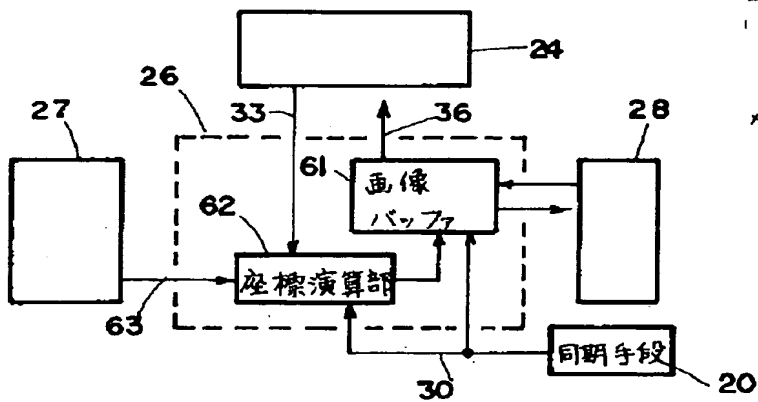
【図 5】



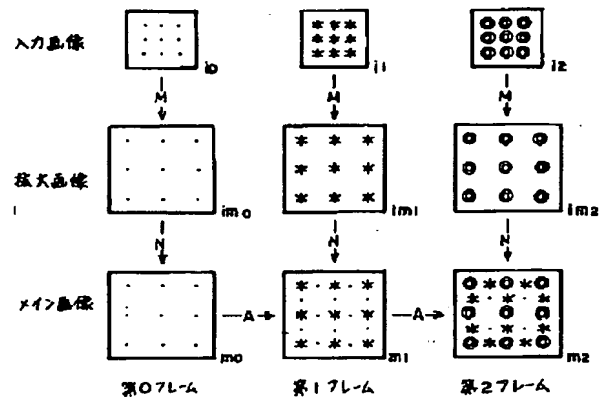
【図 14】



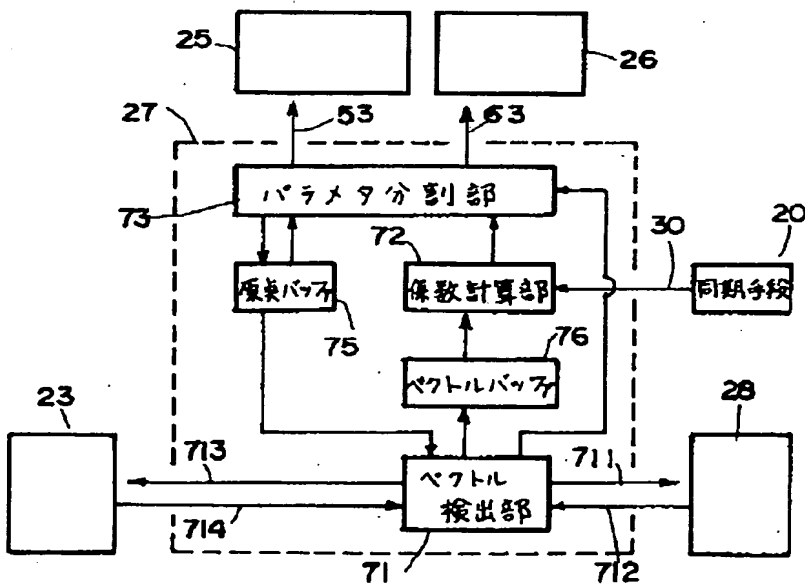
【図 6】



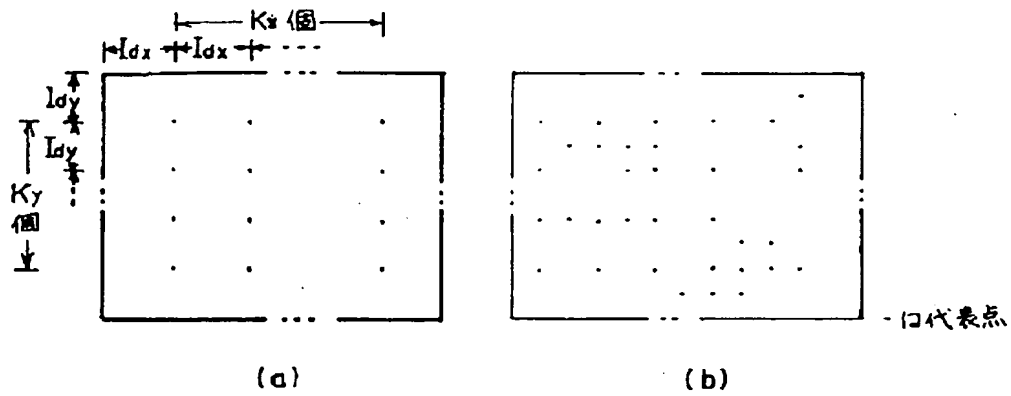
【図 20】



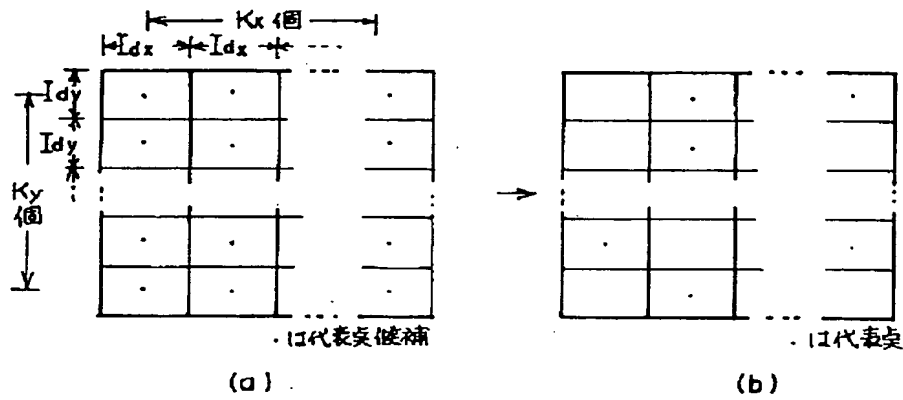
【図 7】



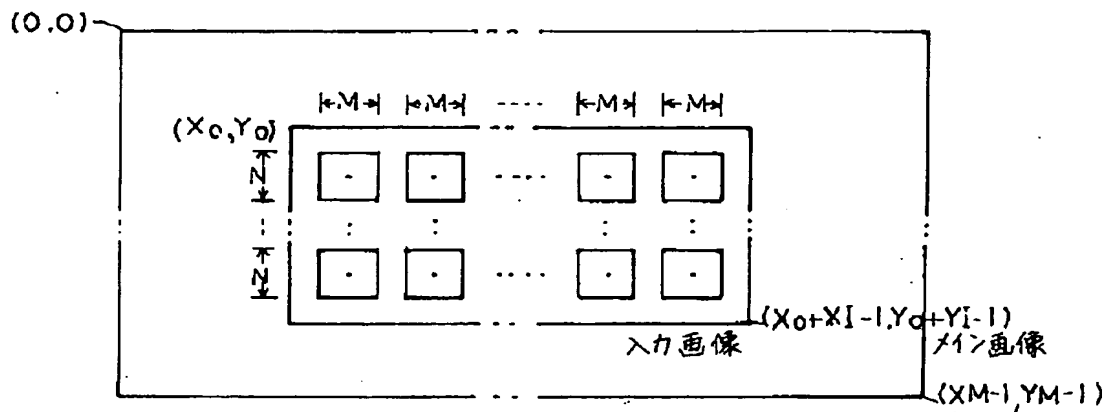
【図 9】



【図 10】

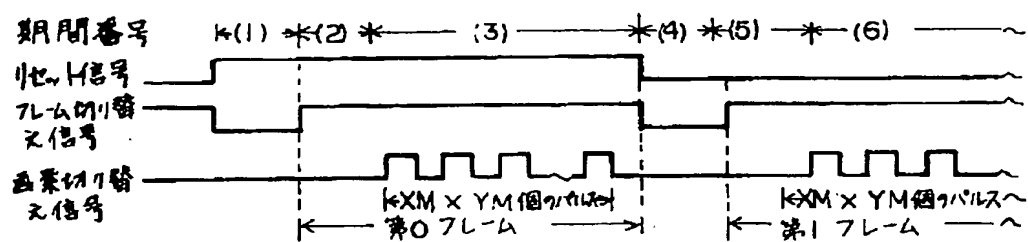


【図 11】

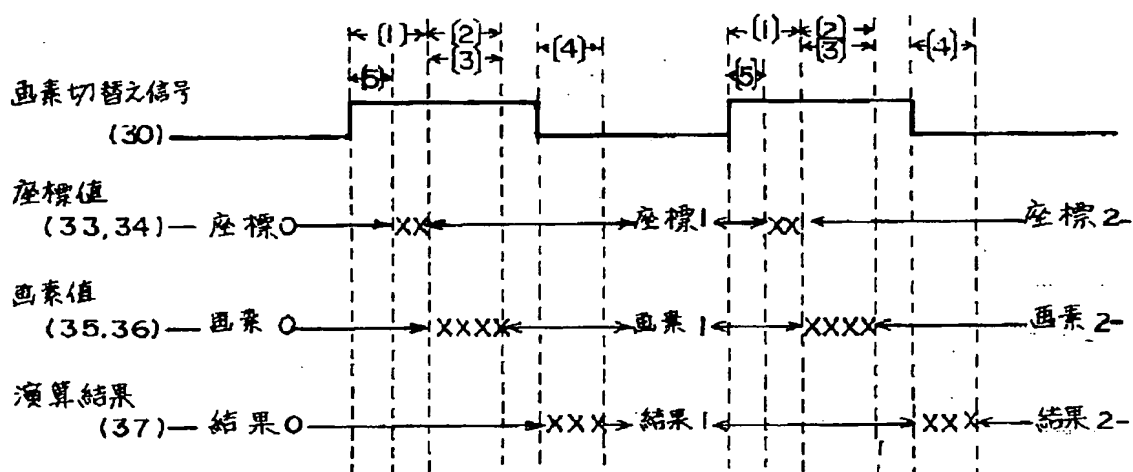


・は代表点、 M 、 N は画素数、 (X, Y) はメイン画像メモリでの座標

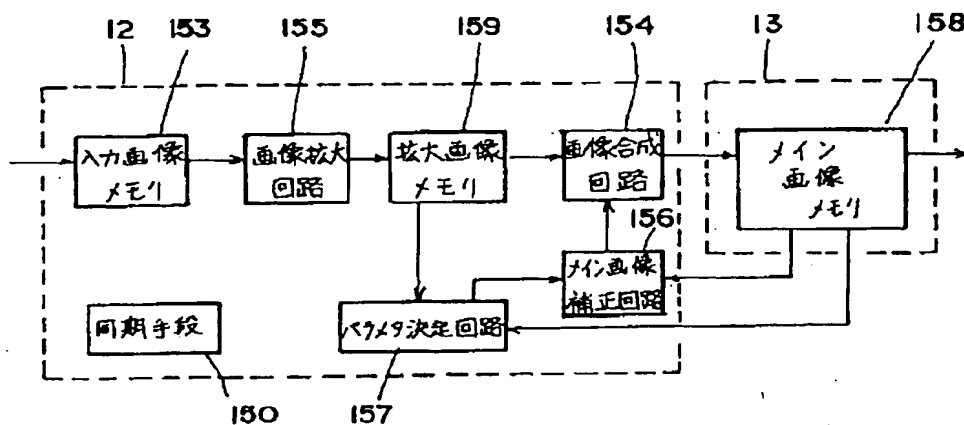
【図12】



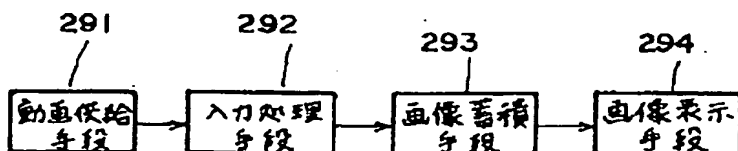
【図13】



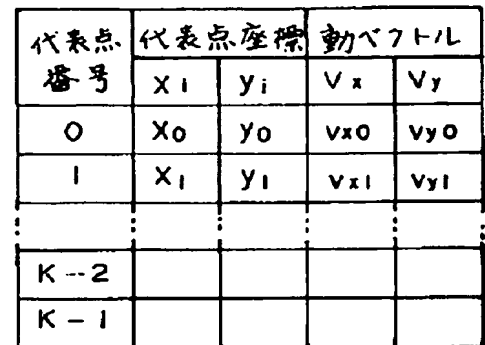
【図15】



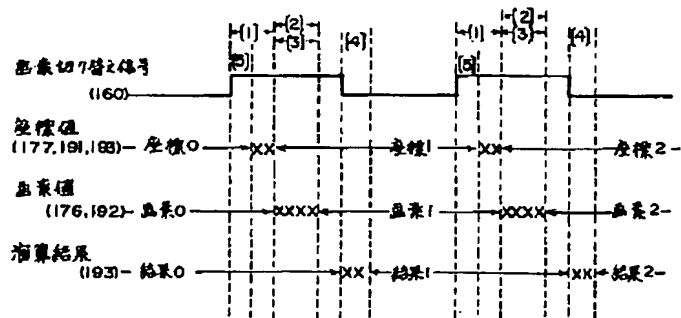
【図29】



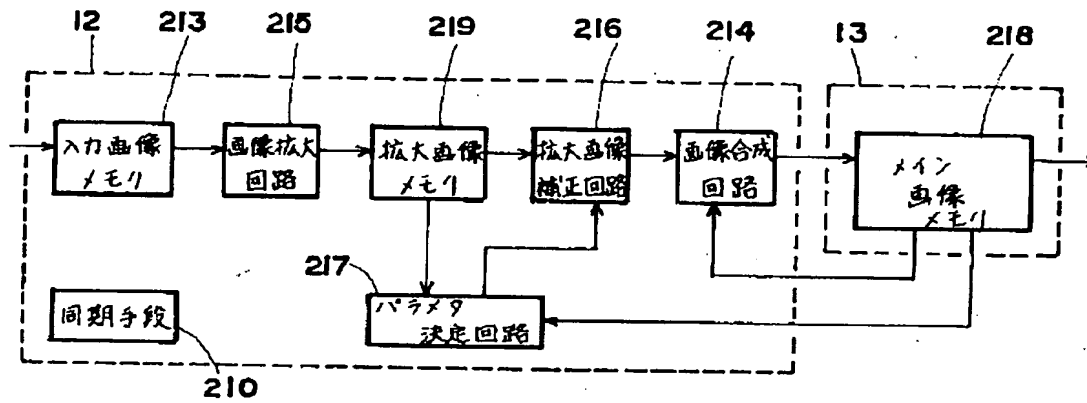
【図 30】



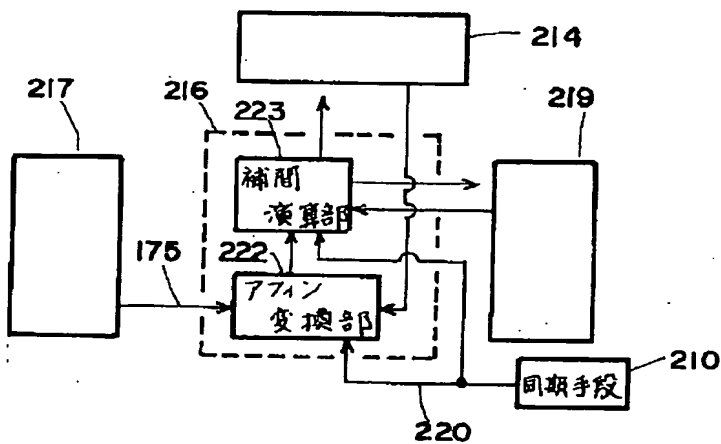
【図 19】



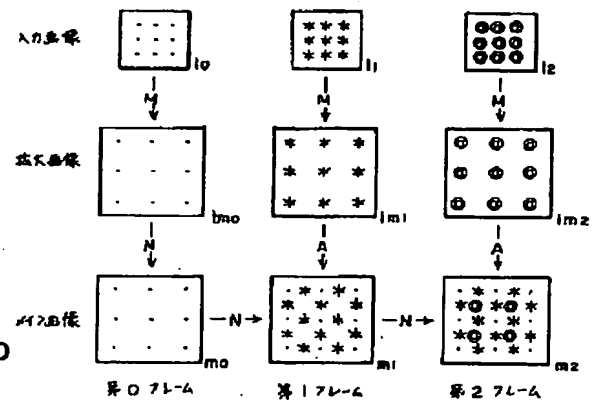
【図 21】



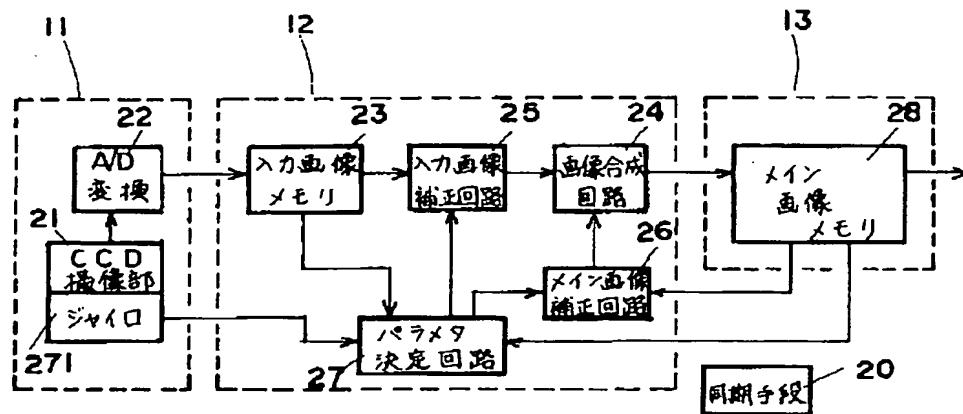
【図 22】



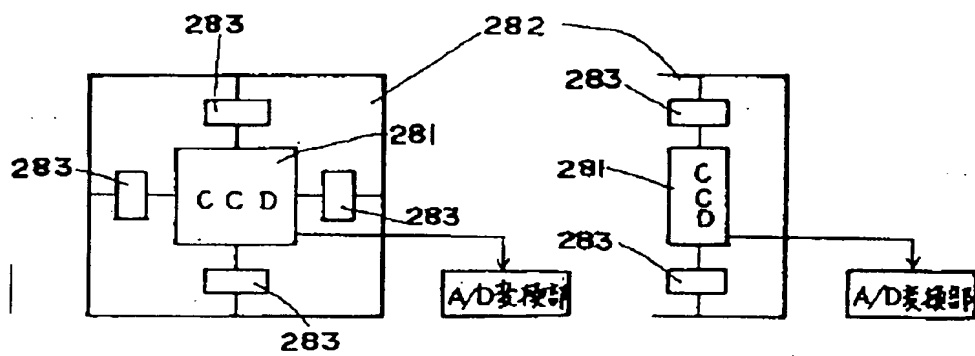
【図 23】



【図 27】



【図 28】



(a)

(b)